

*PROCEDURA APERTA TELEMATICA PER L’AFFIDAMENTO DI UNA FORNITURA
DEL PAYLOAD ZIRE’ DEL SATELLITE NUSES*

ALLEGATO 3_ CAPITOLATO TECNICO

1 PREMESSA, OBIETTIVI ED OGGETTO DI GARA

Nell'ambito degli investimenti pubblici per il rilancio dell'economia dell'Aquila e dei Comuni del cratere sismico 2009, con delibera CIPE n. 20/2019, è stato finanziato il progetto del Gran Sasso Science Institute (GSSI) denominato NUSES (Neutrinos and Seismic Electromagnetic Signals: a technological pathfinder for studying astrophysical neutrinos and electromagnetic signals of seismic origin from space). Accanto alla componente accademica e di ricerca, rappresentata dal GSSI, il progetto NUSES prevede la partecipazione di una controparte industriale che, con un finanziamento dedicato, è stata individuata dal MISE nell'azienda Thales Alenia Space Italia (TAS- I) attraverso accordo per l'innovazione che coinvolge anche la Regione Abruzzo (progetto OASIS – Open Architecture for micro-Satellite & Integrating Solution – basato sulla piattaforma NIMBUS – New Italian Micro BUS).

Il progetto NUSES consiste nella realizzazione di un satellite pronto al lancio. Il satellite è costituito da due Payload (P/L) e dalla piattaforma satellitare. La realizzazione dei due P/L FM (Flight Model), è sotto la responsabilità della componente accademica (GSSI), mentre la piattaforma e l'integrazione finale del satellite (Spacecraft, S/C) pronto al lancio sono sotto la responsabilità della componente industriale del progetto (TAS-I). La missione NUSES è stata riconosciuta dall'Agenzia Spaziale Italiana (ASI) come progetto di interesse per l'Agenzia, che ha deliberato un contributo alle spese per il lancio e di gestione del segmento di terra (gestione flusso dati, operazioni, controllo).

Nell'attività di realizzazione dei P/L il GSSI è affiancato dall'Istituto Nazionale di Fisica Nucleare (INFN). I P/L sono due strumenti denominati rispettivamente Terzina e Zirè: il primo basa il suo principio di funzionamento sull'osservazione di fotoni nello spettro del visibile fino al vicino ultravioletto; il secondo invece si propone di rivelare principalmente particelle cariche di bassa energia.

Obiettivo del progetto NUSES è dunque lo sviluppo, test e validazione di nuove tecnologie per l'osservazione in orbita di luce visibile (emissione Cherenkov) prodotta dall'interazione di raggi cosmici di alta energia ($E > 1$ PeV) con l'atmosfera terrestre (P/L Terzina) e per l'osservazione di particelle cariche di bassa energia ($E < 100$ MeV) confinate nelle fasce di Van Allen (P/L Zirè).

Il presente capitolato tecnico si riferisce alla fornitura di attività di progettazione ed ingegnerizzazione finalizzate a:

- sviluppare e realizzare lo SM e il FM del P/L Zirè;
- sviluppare e realizzare l'EM (Engineering Model) dell'elettronica del P/L Zirè;
- sviluppare e realizzare il sistema di alimentazione e della scheda di controllo del P/L Terzina.

Le attività riguarderanno la struttura meccanica, la sensoristica e l'elettronica necessarie all'operatività e al raggiungimento degli obiettivi scientifici e tecnologici dei P/L.

2 DESCRIZIONE DELLA FORNITURA

La fornitura oggetto del presente capitolato tecnico riguarda attività di progettazione, ottimizzazione e ingegnerizzazione finalizzate allo sviluppo e alla realizzazione sia dello SM che del FM del P/L Zirè, del sistema di alimentazione e della scheda di controllo del P/L Terzina della missione NUSES.

Più dettagliatamente, il committente richiede:

- la progettazione, ottimizzazione, ingegnerizzazione, sviluppo e realizzazione della struttura meccanica, della struttura elettronica di prossimità, dell'elettronica di alimentazione, di

processamento e di controllo, di tutta la componente software e firmware del P/L Zirè, l'approvvigionamento della sensoristica necessaria, l'integrazione finale di SM, EM e FM, nonché definizione e realizzazione dei test di qualifica spaziale ai quali parteciperà anche personale GSSI;

- la progettazione, ottimizzazione, ingegnerizzazione, sviluppo e realizzazione dell'elettronica di alimentazione e di controllo del P/L Terzina e della sua integrazione a livello P/L.

Il dettaglio della fornitura con le diverse attività, milestone e deliverable oggetto del presente capitolato sono riassunti nel capitolo 9.

Nelle restanti descrizioni riportate nel capitolato tecnico, per scheda "concentratore" si intende la scheda elettronica di controllo.

2.1 Fornitura inerente il P/L Zirè

Il P/L Zirè è costituito dai seguenti sottosistemi:

1. Detection Unit (MDU);
2. Electronics Unit (EU);
3. External Harness (EH).

Le principali proprietà di ogni unità vengono descritte nelle seguenti sottosezioni del documento.

2.2 DU o Detection Unit

Con riferimento alla figura 1, la DU è formata dai seguenti sub-detector:

- **Fiber Tracker (FTK)**: costituito dall'insieme di unità di fibre scintillanti lette da matrici lineari di Silicon PhotoMultiplier (SiPM-array), elettronica di front-end (FEU, front-end unit) con i cavi relativi di collegamento e supporto meccanico;
- **Plastic Scintillator Tower (PST)**: costituito dall'insieme di barre di scintillatore plastico lette da SiPM, elettronica di front-end e dall'alloggiamento meccanico dedicato e a tenuta di luce;
- **Calorimetro e rivelatore gamma (CALOG)**: costituito dall'insieme di cristalli scintillatori letti da SiPM, elettronica di front-end e dall'alloggiamento meccanico dedicato e a tenuta di luce;
- **AntiCoincidence System (ACS)**: costituito dall'insieme di piastre (tile) di scintillatore plastico lette da SiPM, elettronica di front-end e ciascuna inserita all'interno di un alloggiamento meccanico dedicato e a tenuta di luce;
- **Low Energy Module (LEM)**: costituito da 4 scintillatori plastici sagomati/forati letti da SiPM e due board forate con 7 sensori PIPS ciascuna; ogni board contenente SiPM o PIPS (Passivated Implanted Planar Silicon) è dotata di elettronica di front-end. Il LEM è alloggiato in uno schermo metallico forato a tenuta di luce.

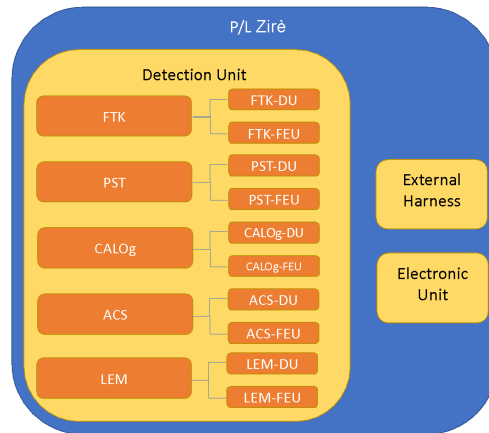


Figura 1: Schema a blocchi illustrante le principali unità del payload Zirè della missione NUSES. Fare riferimento al testo per la descrizione dei componenti del diagramma.

La Fig. 2 riporta schematicamente la configurazione dei componenti, distinti per colore, che costituiscono la DU. Il LEM è un sotto-detector esterno, meccanicamente disaccoppiato dagli altri quattro. Dal punto di vista realizzativo, per la DU si dovrà inoltre prevedere una struttura meccanica che:

- permetta l'alloggiamento efficace dei quattro diversi sub-detector (FTK, PST, CALog, ACS) e del LEM e funga da interfaccia meccanica tra i rivelatori attivi e il tray della piattaforma NIMBUS;
- supporti le FEU di ciascun sub-detector, consenta il passaggio e fissaggio dei cavi di segnale e alimentazione dei SiPM, dei PIPS e dei sensori di monitoraggio, pur non impattando la richiesta di massima superficie coprente dell'ACS;
- garantisca un accoppiamento ottico stabile fra SiPM e scintillatori;
- provveda a mantenere il sistema attivo (ACS, PST, CALog, LEM) a tenuta di luce.

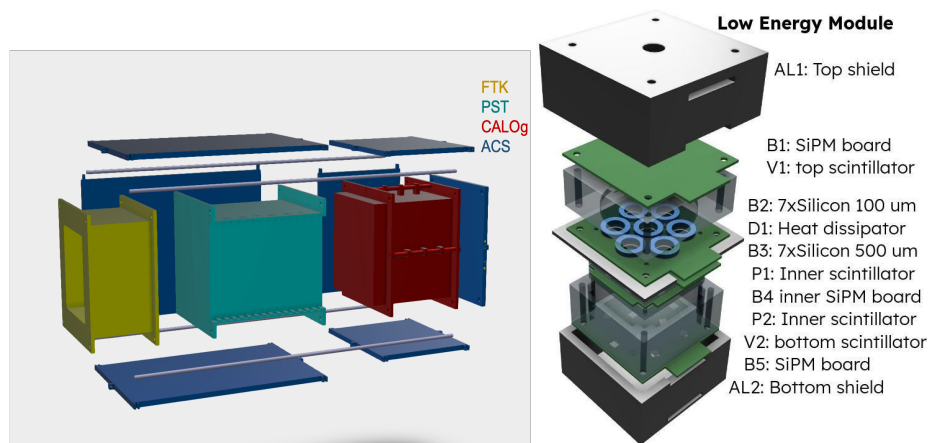


Figura 2: Schema esploso della disposizione dei sub-detector nella DU di Zirè. Nello schema le tile frontali dell'ACS sono state nascoste per consentire la visione della struttura interna. Nel pannello di

destra si mostra una sezione esplosa della struttura del LEM.

2.3 EU o Electronics Unit

La EU viene concettualmente descritta nello schema a blocchi in Fig. 3.

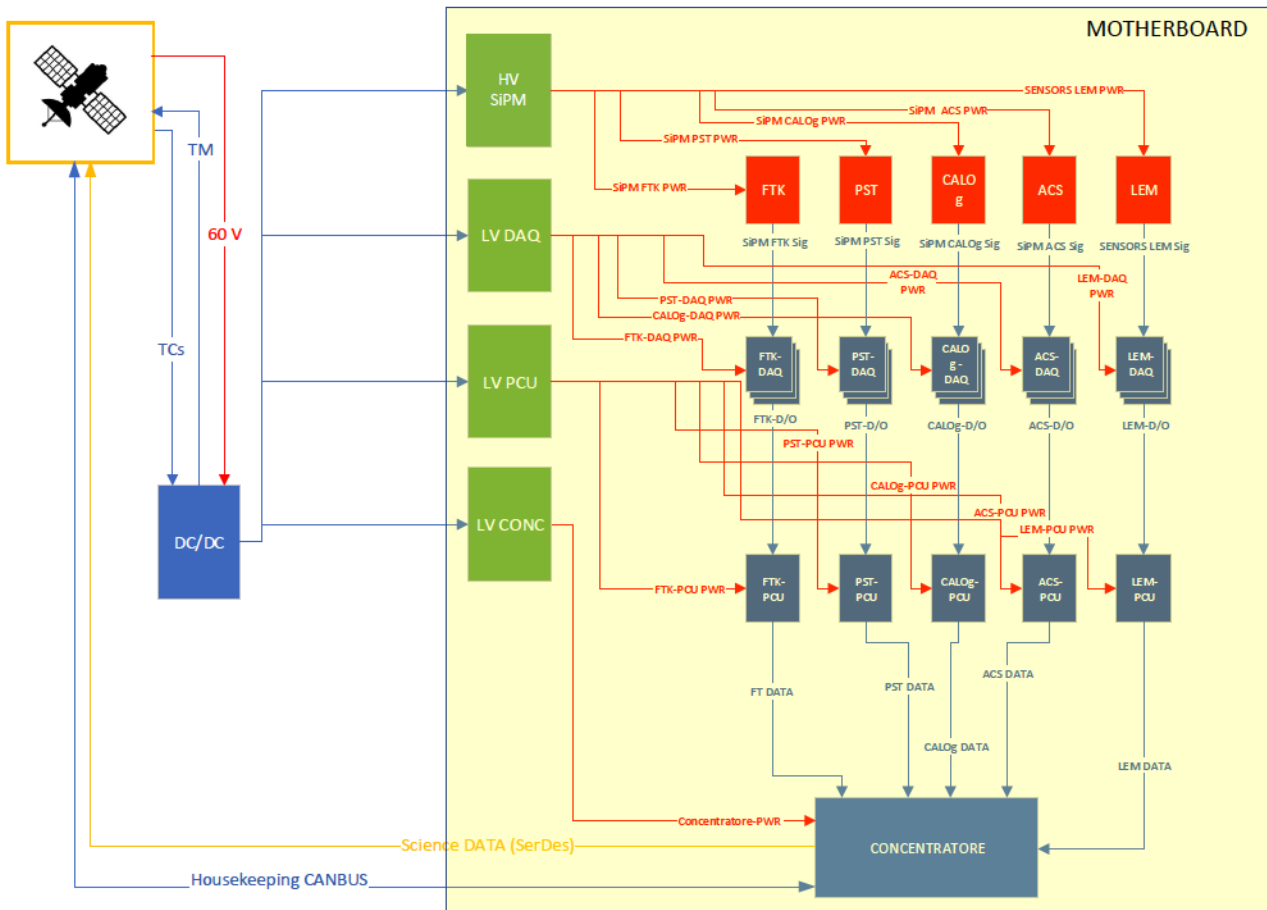


Figura 3: Schema a blocchi dell'unità elettronica del payload Zirè.

Allo stadio di alimentazione DC/DC viene fornita una tensione di alimentazione non regolata compresa tra 60 V e 67.2 V servita direttamente dall'Electrical Power System della piattaforma ed ha il compito di generare blocchi di alimentazione primaria a servizio dei sottosistemi del P/L (tensione di alimentazione SiPM (LV SiPM). La tensione primaria di alimentazione per le schede di lettura e processamento dati (LV DAQ e LV PCU), per le schede di concentrazione, raccolta dati e interfaccia satellite (LV PY e LV DPCU))

Sarà isolata.

A valle dello stadio di alimentazioni troviamo il gruppo di front end (rettangoli in rosso con riferimento alla fig. 3) nel quale vengono alloggiati i SiPM e gli altri fotosensori.

I segnali generati vengono poi acquisiti dalle schede (DAQ, blocchi in blu scuro) e preliminarmente processati (PCU, blocchi in blu scuro) prima dell'invio al Payload Controller per la costruzione dell'evento globale e al DPCU che agisce da interfaccia col sistema satellite.

La descrizione dettagliata e le richieste di funzionamento dei sottosistemi che compongono la DU sono riportate nella sezione 3.

Dal punto di vista costruttivo, la EU è costituita da un involucro in alluminio in grado di mantenere le schede in posizione durante il lancio, prevenendo rotture o disconnessioni causate dalle sollecitazioni della fase di lancio, di preservare le schede da danneggiamento (provvedendo cioè ad aumentare l'efficienza di schermo alla radiazione, pur mantenendo inalterati i requisiti sul budget di massa del sistema P/L), di garantire una adeguata dissipazione termica sulle superfici esterne del tray in cui è inserito il P/L e di poter accogliere tutte le connessioni richieste dal lato rivelatori (FTK, PST, CALog, ACS, LEM).

La UE dovrà inoltre prevedere un sistema di aggancio meccanico al tray della piattaforma che sia pensato in modo tale da non violare nessuno dei requisiti meccanici imposti dalla missione.

All'interno del contenitore in alluminio verranno alloggiate le seguenti unità costituite da una o più schede di elettronica:

- **DAQ:** Data Acquisition. Consiste nell'insieme delle schede elettroniche che si trovano immediatamente a valle dei SiPM e dei PIPS. Il DAQ acquisisce e processa i segnali provenienti dai detector. Permette il controllo fine della regolazione della tensione di alimentazione dei SiPM e dei PIPS in modo da equalizzare i guadagni e compensare le variazioni di temperatura;
- **Concentratore:** il Concentratore gestisce i trigger di alto livello (cioè deve supportare la funzionalità di costruzione dell'evento globale in funzione delle caratteristiche del segnale prodotto da uno o più sensori (SiPM/PIPS) dei vari sottosistemi (FTK, PST, CALog, ACS, LEM). Il concentratore deve prevedere la capacità di comunicazione con la piattaforma (attraverso un protocollo utilizzante SerDes), nonché di generare il flusso di dati di downlink ed essere in grado di ricevere ed interpretare comandi in uplink inviati dal segmento terra;
- **PS:** Power Supply. Questo sistema regola l'alimentazione (60 V - 67.2 V non regolata) fornita dalla piattaforma al fine di ricavare le tensioni necessarie al funzionamento dei SiPM e dei PIPS e delle altre schede di elettronica. Il sistema di alimentazione deve essere opportunamente ridondato e deve essere capace di generare segnali di stato, di misurare le correnti assorbite sui vari rami della rete e di rispondere a tutti gli stati di funzionamento interpretando e producendo segnali utili all'implementazione di una logica di sicurezza del P/L;
- **Motherboard:** La motherboard è il sistema che distribuisce le tensioni alle varie schede in uso e che viene utilizzato per l'interconnessione di tutte le schede DAQ e concentratore. Essa rappresenta l'interfaccia elettrica verso il satellite.

La EH (External Harness) è l'insieme di cavi che realizzano la connessione elettrica tra la DU e la EU. La sua progettazione e realizzazione deve rispondere ai principali requisiti dettati dalla missione: il numero di cavi e connessioni deve essere sufficiente a soddisfare tutte le interconnessioni elettriche richieste a livello di segnale, tensioni di alimentazione, segnali logici di controllo. L'EH deve essere in grado di operare

all'interno dei parametri ambientali dell'orbita di riferimento per tutta la durata della missione, di sopportare i carichi statici e dinamici attesi nella fase di lancio e rispettare i vari budget di missione. Viene richiesto un sistema di stress release per i fissaggi meccanici.

2.4 Fornitura inerente il P/L Terzina

Allo stato attuale, la struttura di rivelazione del P/L Terzina è stata data in affidamento attraverso l'espletamento di una specifica gara. Oggetto del presente capitolato è invece la fornitura del sistema di alimentazione e dell'elettronica di controllo (o concentratore) del P/L Terzina.

Dal punto di vista elettrico, lo schema riportato in Fig. 4 risulta essere rappresentativo dell'intero sistema e pertanto analogo al concetto sviluppato per il P/L Zirè.

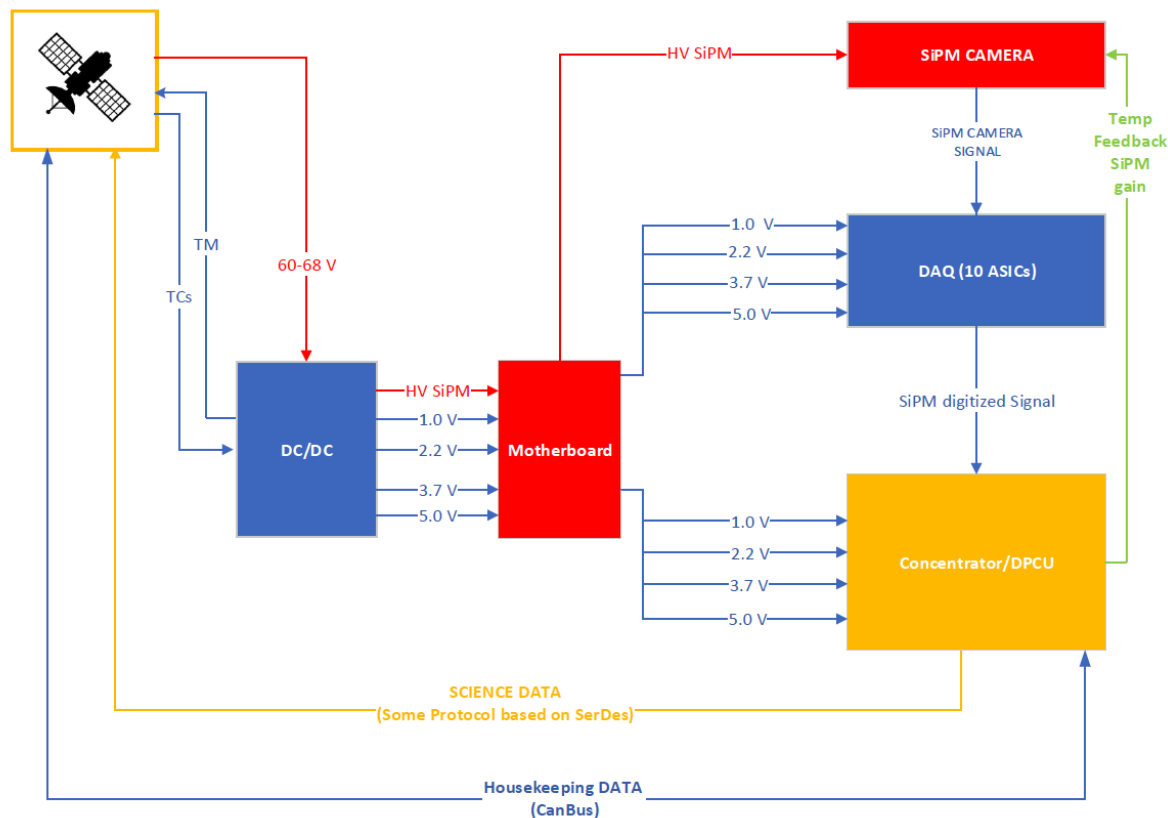


Figura 4: Schema a blocchi dell'unità elettronica del payload Terzina.

Allo stadio di alimentazione DC/DC viene fornita una tensione di alimentazione non regolata compresa tra 60 V e 67.2 V servita direttamente dell'Electrical Power System della piattaforma ed

ha il compito di generare blocchi di alimentazione a servizio dei sottosistemi del P/L (tensione di alimentazione per la camera a SiPM (LV SiPM), tensione di alimentazione per schede di lettura e processamento dei segnali (DAQ) e tensioni di alimentazione per una scheda di concentratore di raccolta dati e interfaccia satellite). Gli stadi di alimentazione delle schede elettroniche saranno di tipo isolato.

La descrizione dettagliata e le richieste di funzionamento dei sottosistemi che compongono la DU sono riportate nella sezione 3.

3 DETTAGLI FORNITURA

La fornitura oggetto del presente capitolato tecnico riguarda attività di progettazione, ingegnerizzazione finalizzate allo sviluppo e alla realizzazione del SM, del EM e del FM del P/L Zirè, nonché la progettazione ingegnerizzazione e realizzazione del sistema di alimentazione e del concentratore del P/L Terzina della missione NUSES. In particolare, le attività riguarderanno:

- progettazione, realizzazione e assemblaggio dei sub-detector di Zirè (FTK, PST, CALOg, ACS e LEM) comprensivi delle FEU dei vari sub-detector e di tutte le necessarie infrastrutture meccaniche di supporto;
- progettazione, realizzazione e assemblaggio dell'EU e dell'EH di Zirè;
- assemblaggio finale del P/L Zirè test di qualifica spaziale ai quali parteciperà anche personale GSSI;
- progettazione, realizzazione e assemblaggio del sistema di alimentazione e del concentratore del P/L Terzina e relativa integrazione a livello P/L.

Nelle seguenti sottosezioni vengono descritti nel dettaglio i cinque sottosistemi (FTK, PST, CALOg, ACS e LEM) che costituiscono il P/L Zirè. Maggiori dettagli sui fotosensori SiPM utilizzati nel P/L vengono forniti nella sezione 3.5.

3.0.1 FTK

Il tracciatore di particelle cariche a fibre scintillanti (Fiber Tracker, FTK), mostrato in figura 5, è costituito da 3 piani (moduli) ciascuno composto da due piani di fibre scintillanti disposti in direzioni ortogonali.

Ogni vista è composta a due file di fibre (ribbon) sovrapposte in modo che i centri siano sfalsati di un raggio. Il diametro delle fibre scintillanti è di $750 \mu m$. Il tipo di fibra scintillante Sarà a *due "cladding"* tipo Kuraray SCSF-78MJ (o similare, previo accordo con il committente). Il modulo ha una sezione quadrata di lato pari a 14 cm con una superficie attiva di circa 10 cm x 10 cm. L'altezza del modulo è di 2.2 cm. Esso è composto da una cornice esterna di spessore 1.3 cm di alluminio (o similare, previo accordo con il committente, come fibre di carbonio, materiale metallico alleggerito).

La superficie della cornice sarà trattata opportunamente seguendo gli standard per applicazioni spaziali. Le fibre scintillanti sono incollate sulla cornice alle loro estremità attraverso un tipo di colla epossidica (o siliconica) adeguata ad applicazioni in ambito spaziale. Per aumentare la rigidità delle fibre in modo da avere il valore della frequenza di oscillazione del nodo fondamentale elevato in base ai livelli dinamici previsti durante il lancio, potrebbe essere necessario inserire tra i piani delle fibre del materiale tipo Airex (o similare,

previo accordo con il committente). In alternativa, si potranno usare due sottili piani di fibra di carbonio posti sulla superficie superiore e inferiore dei piani delle fibre scintillanti.

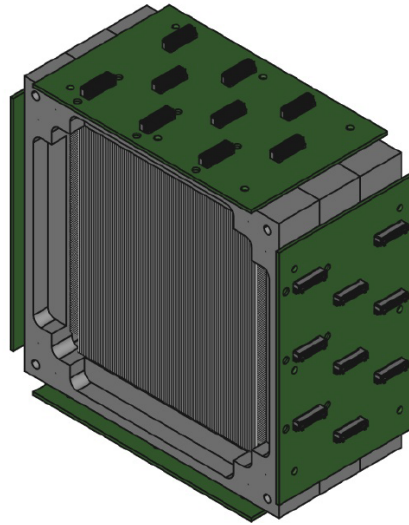


Figura 5: Una vista renderizzata di un prototipo di tracciatore a fibre scintillanti con la relativa elettronica di front end.

Per ogni vista, le estremità delle fibre sono lette da tre matrici lineari di SiPM di tipo Hamamatsu S13552 (o similare, previo accordo con il committente) poste su una PCB fissata al modulo. Ogni matrice di SiPM è collegata ad un connettore tipo Samtec LSHM (o similare, previo accordo con il committente) posto sul lato opposto della PCB. Tramite un cavo Samtec HLCD (o similare, previo accordo con il committente), i segnali vengono inviati alla scheda elettronica di prossimità.

I primi due piani del FTK sono equipaggiati da tre matrici lineari di SiPM per le due viste, mentre il terzo piano (quello interno e dunque più prossimo al PST) è letto sui 4 lati. In totale sono necessarie 24 matrici di SiPM, 24 connettori tipo LSHM (9+9 su due viste e 3+3 sulle altre due), quindi 24 cavi di collegamento tra il FTK e le schede di prossimità.

Le schede di prossimità sono poste su un lato del tracciatore e hanno un numero totale di ASIC di front-end pari a 24 del tipo Weeroc-CITIROC (o similari).

3.1 PST

Il Plastic Scintillator Tower (PST) (si veda Fig. 6) è costituito dall'insieme di barre di scintillatore plastico lette da SiPM, elettronica di front-end (FEU) e alloggiamento meccanico a tenuta di luce. Il PST consta di 96 barre di scintillatore plastico EJ-204 (o in alternativa BC-404) disposte in 32 strati (o layer). Ogni strato è composto da 3 barre. Due layer contigui contengono barre ortogonali in modo da alternare due viste ortogonali (X e Y) e dunque individuare nello spazio il punto di passaggio della particella incidente. I primi 6 strati del PST (3 layer vista X e 3 layer vista Y) sono composti da barre di dimensione $4\text{ cm} \times 12\text{ cm} \times 1\text{ cm}$. I restanti 26 layer sono composti da barre di dimensione $4\text{ cm} \times 12\text{ cm} \times 0.5\text{ cm}$. Ciascuna barra sarà letta da 4 SiPM (tipo HAMAMATSU S14160-3050HS o similare, previo accordo con il committente), 2 per lato.

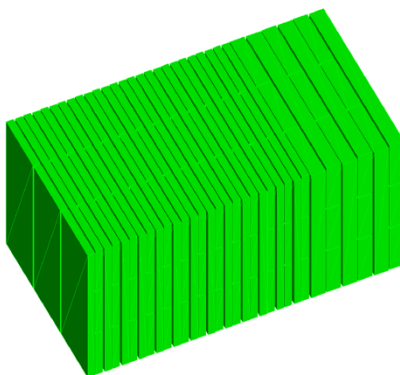


Figura 6: Schema del PST. Sono visibili i layer alternati di barre che consentono la ricostruzione spaziale della traccia attraverso l'informazione rilasciata su vista X e vista Y.

3.2 CALOg

Il Calorimetro-gamma (CALOg) è costituito dall'insieme di cubi di cristallo scintillatore letti da SiPM, elettronica di front-end e alloggiamento meccanico a tenuta di luce. Il CALOg consta di 32 cristalli LYSO realizzati dalla ditta Epic Crystals. I cristalli sono disposti in due layer, ciascun layer è organizzato in una matrice 4×4 (vedere Fig. 7).

I cristalli hanno dimensione 2.5 cm × 2.5 cm × 3 cm. Ciascun cristallo è letto da 5 SiPM (N.1 tipo HAMAMATSU S14160-6050HS, N.2 tipo HAMAMATSU S14160-3050HS, N.2 tipo HAMAMATSU S14160-1315PS o similari) disposti tutti sulla stessa faccia.

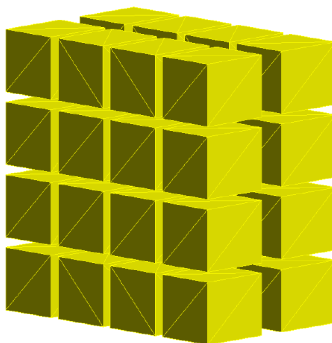


Figura 7: Esempio di disposizione su due layer dei cristalli scintillatori utilizzati nell' strumentazione del CALOg.

¹Per massima ermeticità si intende la configurazione in cui si è minimizzata l'area non sensibile del rivelatore e di conseguenza si intende mitigato il rischio di osservare segnali non significativi nel CALOg a causa dell'inefficienza geometrica dell'ACS.

3.3 ACS

L'Anticoincidence System (ACS) è costituito dall'insieme di 9 piastre (o tile) di scintillatore plastico lette da SiPM (tipo HAMAMATSU S14160-3050HS o similare, previo accordo con il committente), elettronica di front-end e alloggiamento meccanico ermetico a tenuta di luce. L'ACS ricopre 5 dei 6 lati del P/L Zirè e Sarà realizzato con scintillatore EJ-204 o in alternativa BC-404. L'ACS consta di 4 tile di dimensioni $37.3 \text{ cm} \times 15.5 \text{ cm} \times 0.5 \text{ m}$ che ricoprono il PST e parzialmente il CALOg e l'FTK, e di 5 tile che ricoprono il CALOg (vedere Fig. 8). Le tile che ricoprono il CALOg hanno dimensioni $18.2 \text{ cm} \times 14 \text{ cm} \times 0.5 \text{ cm}$ circa, da modellare nella fase di progettazione per garantire la massima ermeticità¹. Le 4 tile grandi vengono lette da 8 SiPM, mentre le tile piccole sono lette da 10 SiPM.

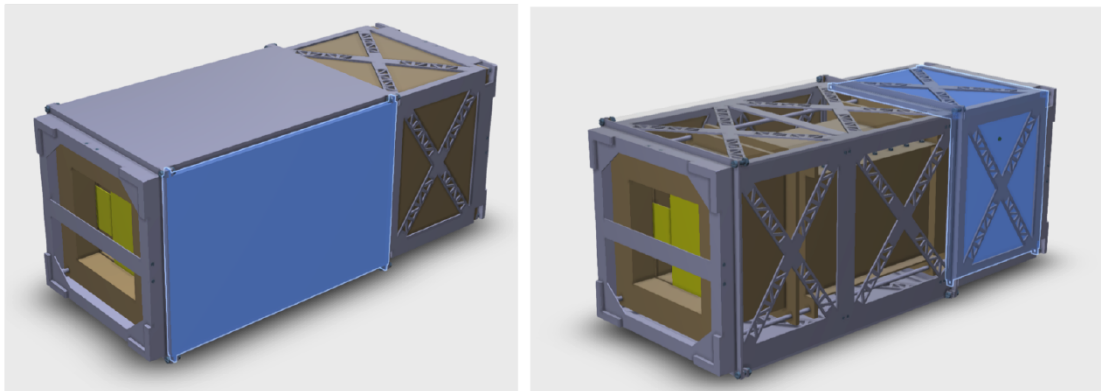


Figura 8: Posizionamento dell'ACS.

3.4 LEM

Le dimensioni del LEM sono $10 \text{ cm} \times 10 \text{ cm} \times 10.5 \text{ cm}$ circa, il LEM è incapsulato in due schermi di alluminio (AL1 e AL2). Su un lato vi saranno 3 aperture le quali ospiteranno i connettori per l'accesso alle varie schede interne.

La parte superiore di AL1 è forata con un foro di diametro di 1.5 cm circa che consente l'ingresso delle particelle cariche nella parte sensibile del detector. Essa punterà lo zenit senza ostacoli nel campo di vista entro un angolo di 45° dallo zenith.

Per evitare un'eccessiva rate di conteggio della parte interna del detector, lo spessore delle facce esposte di AL1 e di AL2 è di circa 0.7 cm , mentre lo spessore delle facce sui lati protetti è di circa 0.3 cm (il numero di facce esposte è 5 con il LEM disposto all'esterno del tray).

La superficie di AL1 e AL2 deve avere un emissività adeguata (o un adeguato contatto termico con la struttura del tray) per garantire una temperatura interna al LEM inferiore a 25°C .

All'interno di AL1 e AL2 esistono due gusci di Veto/Scintillatore Plastico: V1 (Veto-top) e V2 (Veto-

Bottom).

Lo scintillatore plastico utilizzato per il LEM è EJ-204 (o in alternativa BC-404).

V1 ha dimensioni esterne di 8.5 cm × 8.5 cm × 4 cm circa, al suo interno è presente un foro passante a sezione cilindrica/tronco-conica/cilindrica con altezza di 0.3/3.2/0.5 cm, diametro minore di 2 cm e diametro maggiore di 7.5 cm, ovvero per un'altezza di 3 mm sul bordo superiore e 5 mm su quello inferiore il foro è a sezione cilindrica.

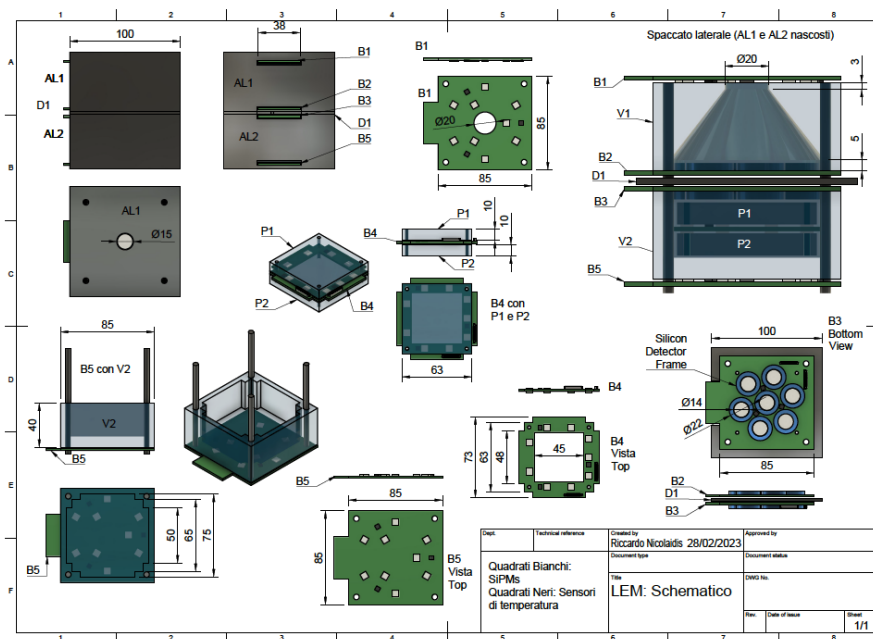


Figura 9: Schema del LEM. Le misure quotate in questo schema sono indicative e possono essere modificate a seconda delle scelte ingegneristiche che verranno concordate ed effettuate in fase di sviluppo del progetto.

Il plastico V2 ha una forma a "vasca", con dimensioni esterne di 8.5 cm × 8.5 cm × 4 cm circa, lo spessore dello scintillatore è 1 cm ovvero la dimensione della cavità interna della "vasca" è 6.5 cm × 6.5 cm × 3 cm circa. Nella parte centrale delle pareti della vasca sono ricavate quattro scanalature di dimensione 5 cm × 0.5 cm × 3 cm, ovvero la parete nelle zone centrali ha spessore 0.5 cm per permettere un comodo alloggiamento dei cavi della scheda B4 e dei sensori della scheda B3.

Tra lo schermo di alluminio AL1 e lo scintillatore V1 si trova la board forata B1 dove sono alloggiati 9 SiPM (6 mm × 6 mm) che raccolgono la luce di scintillazione, 3 preamplificatori ognuno dei quali raccoglie il segnale di 3 SiPM raggruppati in base alla distanza e 3 sensori di temperatura opportunamente distribuiti vicino ai 3 gruppi di SiPM. Un connettore collega la board B1 all'elettronica esterna al LEM mediante l'apposita apertura sullo schermo AL1. Il foro della board B1 ha diametro di 2 cm circa.

Similmente tra lo schermo di alluminio AL2 e lo scintillatore V2 vi è la board non forata B5.

Dei bulloni passanti sui 4 vertici assicurano la chiusura degli schermi e dei gusci di veto V1 e V2 e della

piastra di dissipazione solidale alla parte interna del LEM in seguito descritta (un diverso sistema di fissaggio pu' essere concordato in base all'ottimizzazione di progetto).

Al di sotto del veto V1, vi è una scheda con 7 fori circolari, B2, le cui dimensioni sono 8.5 cm × 8.5 cm, il diametro dei fori è 1.4 cm e la loro distanza centro-centro è 2.4 cm. Sopra ogni foro di B2 Sarà alloggiato un sensore al silicio AMETEK R-019-150-100 con montaggio A ("RING") il cui diametro è 2.2 cm e spessore 0.37 cm e 3 sensori di temperatura opportunamente distribuiti tra i 6 PIPS più' esterni. Sulla faccia inferiore della scheda B2 sono alloggiati i 7 preamplificatori di carica, front-end dei silici. Un connettore permette di distribuire segnali e voltaggi dalla board B2 all'elettronica esterna al corpo del LEM mediante apposita apertura sullo schermo AL1.

Al di sotto di B2 vi è una lastra di alluminio forata, D1, (dissipatore) di dimensioni 10 cm × 10 cm × 0.3 cm circa, essa contiene 7 fori circolari corrispondenti ai fori di B2 ma con diametro 1.4 cm ognuno; essa è in contatto termico con il case dei 7 preamplificatori di B2 e con i 7 preamplificatori di B3 ed è in contatto termico/meccanico con AL1 e AL2. Lo spessore di D1 dovrà essere minimizzato in relazione ad esigenze termiche e meccaniche.

Al di sotto del dissipatore vi è la scheda B3 identica alla scheda B2 ma alloggia sensori AMETEK R-019-150-300, la scheda è montata capovolta rispetto a B2. Sulla faccia inferiore di B3, uno o più' connettori distribuiscono segnali e voltaggi alla sottostante board B4.

Al di sotto della scheda B3 vi è lo scintillatore plastico P1 di dimensioni 6.3 cm × 6.3 cm × 1 cm circa, il materiale scintillante è lo stesso di V1 e V2.

Al di sotto dello scintillatore plastico P1 vi è la board B4 a forma di cornice quadrata. Le dimensioni esterne della board B4 sono 6.3 cm × 6.3 cm circa, le dimensioni del foro quadrato centrale sono 4.5 cm × 4.5 cm circa. La board ospita 9 SiPM sulla faccia superiore e 9 SiPM sulla faccia inferiore, 6 preamplificatori e 3 sensori di temperatura similmente a come descritto per la board B1.

Uno o più' connettori distribuiscono segnali e voltaggi dalla board B4 alla board B3 e da lì alla elettronica esterna al corpo del LEM. Eventualmente nelle quattro parti centrali della cornice, la board B4 può estendersi di altri 5mm all'interno delle apposite scanalature delle pareti di V2 per avere più spazio per i connettori.

Al di sotto della board B4 vi è lo scintillatore plastico P2 simmetricamente analogo a P1.

Il sistema "inner-LEM" costituito da B2-D1-B3-P1-B4-P2 è meccanicamente vincolato mediante 4 bulloni (un diverso sistema di fissaggio può essere concordato in base all'ottimizzazione di progetto) il dissipatore D1 vincola il sistema "inner-LEM" ad AL1 e AL2 e permette l'estrazione del calore dissipato dai preamplificatori.

Delle opportune cornici di PORON (o similare, previo accordo con il committente) forate/sagomate devono essere utilizzate nelle interfacce tra le board e gli scintillatori per smorzare oscillazioni meccaniche e per garantire l'ermeticità ottica del sistema.

Note sull'accoppiamento ottico e ermeticità ottica: il sistema LEM deve essere immune alla luce esterna ambientale e garantire disaccoppiamento ottico tra scintillatori diversi.

Tutti gli scintillatori del LEM devono essere accoppiati ai SiPM mediante serraggio meccanico su "pad" ottici 6 mm × 6 mm del tipo EJ-560 o similare, previo accordo con il committente.

Tutti gli scintillatori sono ricoperti con vernice riflettente del tipo EJ-510 o similare, previo accordo con il committente adatta ad uso spaziale (a parte nelle 9 piazzole trasparenti di accoppiamento ai pad-ottici/SiPM). L'ermeticità ottica alla luce ambientale deve essere garantita dal rivestimento con vernice degli

scintillatori e dei SiPM e da opportune guarnizioni in PORON (o similare, previo accordo con il committente) sovrapposte alle board ma forate intorno ai SiPM, intorno alla parte interna dei sensori al silicio PIPS (fori di diametro 1.4 cm), intorno ai preamplificatori e lasciando libero il quadrato 5 cm × 5 cm sopra P1, il quadrato 4.5 cm × 4.5 cm sotto P1 e sopra P2 e il quadrato 5 cm × 5 cm sotto P2 (ovvero sopra V2). Inoltre tutto il cono interno a V1, la superficie del foro su AL1, B1 e V1, e lo spazio tra le parti attive (diametro attivo 1.4 cm) delle coppie di rivelatori al silicio montati sovrapposti su B2 e B3 devono essere totalmente sgombri.

3.5 FEU (SiPM & Silicon-boards)

Ciascun sub-detector è provvisto di una front-end unit (FEU) che potrà essere composta da più schede. Le FEU dovranno essere realizzate in PMMA, come da buona pratica per elettronica in applicazioni spaziali ed ospiteranno uno o più SiPM. In alcuni casi dovrà essere previsto l'utilizzo di un circuito rigido/flessibile. Forma, numero di SiPM per board, interconnessioni, alloggiamento meccanico saranno definite in fase di sviluppo. Ogni board SiPM dovrà contenere almeno un sensore analogico di temperatura. Il connettore verso l'EU sarà di tipo micro-coassiale. Ciascuna FEU dovrà essere realizzata in due configurazioni per poter ospitare SiPM Hamamatsu in un caso ed FBK nell'altro.

Le quantità indicate sono da intendersi per la realizzazione di ciascun modello di P/L (SM e FM). L'approvvigionamento di una contingenza del 10% per garantire la sostituzione in caso di malfunzionamenti o fuori specifica è richiesta.

Per il LEM saranno anche sviluppate le schede (B2-B3) contenenti i sensori al silicio PIPS e preamplificatori. 9 sensori AMETEK R-019-150-100 e 9 sensori AMETEK R-019-150-300 tutti con montaggio "A" saranno forniti dalla collaborazione NUSES.

3.6 Part list

Di seguito l'elenco dettagliato di tutti i componenti o parti necessari per la realizzazione della DU di ciascun modello di P/L Zirè. Le parti in tabella sono da intendersi a carico dell'aggiudicatario della gara. Il numero è da intendersi per ciascun modello da realizzare. L'approvvigionamento di una contingenza del 10 % è richiesto per garantire la sostituzione in caso di malfunzionamenti o fuori specifica.

3.7 Electronics Unit

La EU, descritta nello schema a blocchi in Fig. 3, dovrà essere contenuta in un alloggiamento meccanico in alluminio e progettato in modo da supportare le schede durante il lancio, preservarle da danneggiamento e garantire la dissipazione termica sulle superfici esterne del tray in cui Sarà inserito il P/L.

L'EU sarà formata da:

- schede di DAQ basate sull'utilizzo dell'ASIC CITIROC-1A. Tale componente colleziona i segnali provenienti dalle FEU e permette la correzione fine dell'alimentazione dei SiPM;
- scheda di DAQ-LEM basata su digitizer 32 ch con frequenza di campionamento di 10MS/s o superiore e ADC di 10 bit o superiore;
- una motherboard che si occupa di distribuire segnali di trigger e dati provenienti dalle DAQ e di distribuire le tensioni alle varie schede;

- un concentratore che colleziona i segnali di trigger locali e i segnali critici delle schede DAQ per elaborare segnali di trigger globali topologici, configurare i dati e comunicare con il satellite attraverso un protocollo utilizzando SerDes che verrà reso pubblico al I Kick-Off Meeting (KOM) del progetto;
- schede di alimentazione PS (Power Supply) per la generazione dei livelli di tensione necessari per operare i SiPM, i PIPS e tutte le schede afferenti alla EU.

Si dovrà prevedere nel progetto complessivo, l'inserimento di un ulteriore concentratore e una ulteriore scheda DAQ che provvederanno alla ridondanza di parti essenziali di Zirè in caso di failure. Tutte le alimentazioni dovranno essere ridondate. La progettazione, realizzazione e test di qualifica dell'EU sono a carico del soggetto aggiudicatario della gara. Di seguito la descrizione delle varie parti dell'EU.

Tabella 1: Elenco materiale da acquistare a carico dell'aggiudicatario. Le quantità sono intese per singolo modello da realizzare. Viene richiesta una contingenza del 10 %.

ID Parte	Part Number	Descrizione	Numero componenti
FTK001	Hamamatsu S13552	SiPM-array Hamamatsu Photonics, area sensibile: 3.254 cm × 1.62 mm	24
FTK002	Kuraray	Fibre scintillanti Kuraray, diametro 750 μ m e lunghezza 15 cm	1572
PST001	HamamatsuS14160-1315PS	SiPM Hamamatsu Photonics, area sensibile: 1.3 mm × 1.3 mm	192
PST002	Hamamatsu S14160-3050HS	SiPM Hamamatsu Photonics, area sensibile: 3.0 mm × 3.0 mm	192
PST003	EJ-204 (o BC-404)	Scintillatore plastico Scionix EJ-204 o equivalente Saint Gobain (BC-404), dimensioni 12.0 cm × 4.0 cm × 1.0 cm	18
PST004	EJ-204 (o BC-404)	Scintillatore plastico Scionix EJ-204 o equivalente Saint Gobain (BC-404), dimensioni 12.0 cm × 4.0 cm × 0.5 cm	78
CALO001	Hamamatsu S14160-1315PS	SiPM Hamamatsu Photonics, area sensibile: 1.3 mm × 1.3 mm	64
CALO002	Hamamatsu S14160-3050HS	SiPM Hamamatsu Photonics, area sensibile: 3.0 mm × 3.0 mm	64
CALO003	Hamamatsu S14160-6050HS	SiPM Hamamatsu Photonics, area sensibile: 6.0 mm × 6.0 mm	32
CALO004	LYSO:Ce, ESR coated, polished, surfaces	Cristallo scintillante prodotto da Epic Crystals, dimensioni 3.0 cm × 2.5 cm × 2.5 cm	32
ACS001	EJ-204 (o BC-404)	Scintillatore plastico Scionix EJ-204 o equivalente Saint Gobain (BC-404), dimensioni 37.3 cm × 15.5 cm × 0.5 cm	4

ACS002	EJ-204 (o BC-404)	Scintillatore plastico Scionix EJ-204 o equivalente Saint Gobain (BC-404), dimensioni 15.5 cm × 15.5 cm × 0.5 cm, sagomate	5
ACS003	Hamamatsu S14160-3050HS	SiPM Hamamatsu Photonics, area sensibile: 3.0 mm × 3.0 mm 3050HS	82
LEM001	Hamamatsu S14160-6050HS	SiPM Hamamatsu Photonics, area sensibile: 6.0 mm × 6.0 mm	36
LEM002	V1 V2 P1 P2 (EJ-204 o BC-404)	Scintillatori sagomati/forati ricoperti di vernice per garantire ermeticità ottica	4
LEM003	EJ-560 o similare	Pad ottiche in elastomero per accoppiamento SiPM - scintillatore	36

3.7.1 DAQ e firmware Zirè

Le schede di DAQ dovranno provvedere al readout dei SiPM tramite l'ASIC CITIROC-1A della WEEROC e alla gestione dei trigger di primo livello.

Le schede dovranno contenere una predisposizione e compatibilità integrale verso l'ASIC Radioroc che verrà utilizzata qualora si manifestasse disponibilità sul mercato di una versione adeguatamente testata e affidabile.

La lettura degli ASIC dovrà avvenire usando una tensione per i trigger di 1.8V e l'FPGA da utilizzare deve essere necessariamente della famiglia Zynq Ultrascale+.

Ciascuna scheda avrà un routing dedicato verso i connettori per i sensori. La disposizione dei canali di readout dei SiPM Sarà fornita dal personale del GSSI al soggetto aggiudicatario della gara e Sarà a insindacabile giudizio di GSSI in quanto la disposizione dei canali sugli ASIC garantisce un livello di tolleranza ai guasti per i sub-detector. Il sistema di DAQ deve rispondere alle caratteristiche riportate di seguito.

- il DAQ deve integrare un sistema per lo scrubbing del firmware in modo da poter mitigare effetti di bit-flip o simili, legati a danni da radiazione;
- il firmware dovrà essere memorizzato su una flash ridondata;
- il DAQ deve essere fornito di un meccanismo di firmware upgrade ridondata;
- le operazioni di aggiornamento del firmware devono poter essere comandate a livello del ground segment con l'upload di versioni di firmware;
- il sistema deve prevedere la possibilità di ripristinare una versione di firmware funzionante;
- Le schede di DAQ dovranno poter collezionare segnali prodotti da sensori di temperatura analogici con risoluzione di almeno 0.2 °C in modo da poter effettuare una compensazione attiva della tensione di alimentazione (HV) in funzione della temperatura registrata; tale operazione viene eseguita in

autonomia a livello di payload e attuata attraverso un software ridondato. È necessario prevedere una calibrazione preliminare per l'attuazione accurata della suddetta correzione.

Dal punto di vista della lettura e integrazione del segnale, il sistema viene richiesto essere rispondente ai seguenti requisiti:

- la lettura digitale dell'ASIC CITIROC-1A dovrà avvenire in un tempo minore di 50 μ s (tempo morto);
- si richiede la lettura sia del canale ad alto guadagno (HG) che del canale a basso guadagno (LG) di ciascun ASIC;
- tutte le linee di trigger dovranno essere connesse all'FPGA;
- la FPGA implementerà nel firmware un trigger topologico su tutti i canali, utilizzando la motherboard e la scheda di raccolta dati per effettuare coincidenze tra schede;
- il firmware dovrà attivare i segnali di hold dell'ASIC entro un tempo massimo di 50 ns. Solo però a seguito di un segnale di validazione, dal concentratore si procederà alla lettura degli ASIC;
- la lettura consisterà nel memorizzare l'informazione di tutti i canali HG e LG attivi convertendoli attraverso un ADC a 14 bit, con una frequenza di campionamento di 4 MS/s per canale;
- A ciascun evento collezionato dovrà essere assegnato un timestamp, opportunamente sincronizzato al segnale PPS del sistema GPS messo a disposizione dalla piattaforma satellitare, con risoluzione di 1 ns.

Il firmware dell'FPGA di DAQ trasmetterà quindi l'intero pacchetto dati al concentratore, il quale, assicurandosi del corretto timestamp, andrà a costruire l'evento.

Su un canale separato, la scheda DAQ dovrà trasmettere dati di housekeeping, quali temperatura dei sensori, rate medi misurati, segnali di stato e tensioni sulla scheda. Sul canale di slow control la scheda riceve le configurazioni degli ASIC (bitstream), configurazioni dei processi interni e pacchetto firmware per gli aggiornamenti. Tutte le comunicazioni dovranno essere protette con un sistema di controllo CRC.

Il bus di comunicazione verso la motherboard dovrà prevedere delle connessioni orizzontali per distribuire il segnale di trigger tra le schede e il concentratore, due bus indipendenti per interfacciarsi con due schede di raccolta dati indipendenti (una scheda è normalmente accesa, l'altra è normalmente spenta e viene accesa solo in caso di failure della prima), un CanBus per l'interfaccia verso il satellite.

Il bus di comunicazione deve essere progettato in modo tale per cui:

- la comunicazione verso il concentratore dovrà essere LVDS;
- il bus di comunicazione prevede due canali indipendenti, uno per lo slow control e l'altro per la lettura dei dati scientifici;
- il bus di lettura dati scientifici dovrà garantire una comunicazione bidirezionale ad almeno 100 Mbps con ogni scheda.

Tutte le alimentazioni richieste per l'operatività del sistema sono rese disponibili a livello di concentratore.

Non sono ammissibili regolatori switching sulla scheda DAQ. Le alimentazioni devono essere post-regolate tramite LDO sulla scheda DAQ.

3.7.2 DAQ e firmware LEM

Il DAQ-LEM sarà basato su ADC-Digitizer a 32 canali, con velocità di 10 MS/s o superiore e con profondità di 10 bit o superiore, il tutto opportunamente ridondato. 14 canali saranno dedicati all'acquisizione del segnale dei Silici, mentre 12 canali saranno dedicati all'acquisizione dei 4 scintillatori plastici (V1,V2,P1,P2). In caso di posizionamento del LEM al di sopra di uno scintillatore ACS di Zirè, un ulteriore canale potrà eventualmente essere dedicato all'acquisizione del segnale logico proveniente da tale sistema. In analogia con gli altri sottosistemi del P/L Zirè, vengono richieste le seguenti caratteristiche in fase di progettazione e realizzazione del sistema DAQ e firmware del componente LEM:

- il DAQ deve integrare un sistema per lo scrubbing del firmware in modo da poter mitigare effetti di bit-flip o similari, legati a danni da radiazione;
- il firmware dovrà essere memorizzato su una flash ridondata;
- il DAQ deve essere fornito di un meccanismo di firmware upgrade ridondato;
- le operazioni di aggiornamento del firmware devono poter essere comandate a livello del ground segment con l'upload di versioni di firmware;
- il sistema deve prevedere la possibilità di ripristinare una versione di firmware funzionante;

Le schede di DAQ dovranno poter collezionare segnali prodotti da sensori di temperatura analogici con risoluzione di almeno 0.2 °C in modo da poter effettuare una compensazione attiva dell'HV in funzione della temperatura registrata; tale operazione viene eseguita in autonomia a livello di payload e attuata attraverso un software ridondato.

È necessario prevedere una calibrazione preliminare per l'attuazione accurata della suddetta correzione.

Il firmware dovrà provvedere a riconoscere in maniera digitale la presenza di un segnale sopra una soglia digitale relativa alla baseline, su ciascuno dei canali acquisiti.

Un segnale presente su almeno 2 gruppi di 3 SiPM degli scintillatori plastici del LEM Sarà considerato valido per quello specifico scintillatore. Alla presenza di un trigger tra quelli di interesse, per tutti i canali dovranno essere misurate: area o ampiezza sopra la baseline, time over threshold, time of overflow. Allo scopo di riempire istogrammi nella modalità histogram-mode, una stima di "energia" dovrà essere calcolata per ogni canale a partire dal valore dell'area/ampiezza misurata del segnale, considerando la posizione di passaggio della particella, a partire da costanti di calibrazione definite ad inizio del run.

La configurazione del sistema di trigger, della struttura degli eventi e degli istogrammi, verrà fornita dal committente in corrispondenza del KOM.

Su un canale separato, la scheda DAQ dovrà trasmettere dati di housekeeping, quali temperatura dei sensori, rate medi misurati, segnali di stato e tensioni sulla scheda. Sul canale di slow control la scheda riceverà le configurazioni dei processi interni e pacchetto firmware per gli aggiornamenti. Tutte le comunicazioni dovranno essere protette con un CRC.

3.7.3 Payload Power Supply o PS

Gli alimentatori regolano la tensione fornita dalla piattaforma per generare le tensioni (HV) necessarie al

funzionamento di SiPM e dei PIPS e quelle (LV) per il funzionamento delle schede di elettronica. Tutte le HV necessarie al corretto funzionamento del P/L devono essere generate linearmente a partire dalla linea 60 V - 67.2 V servita dalla piattaforma. Ciascun sottosistema (FTK, PST, CALOg, ACS, LEM) viene servito da un sistema di alimentazione dedicato. Tutte le tensioni generate e messe al servizio dell'operatività del P/L dovranno essere fornite in modo indipendente (ogni scheda deve poter essere alimentata in modo esclusivo) e ridondate.

Il sistema di alimentazione dovrà necessariamente generare una tensione (HV) variabile limitata a 65 V e dovrà essere in grado di generare i seguenti livelli di tensione (LV) che fisseranno la configurazione delle schede di funzionamento del P/L Zirè:

- Linea A, Output 5 V, Corrente max 10 A
- Linea B, Output 3.7 V, Corrente max 5 A
- Linea C, Output 2.2 V, Corrente max 1 A
- Linea D, Output 1.0 V, Corrente max 2 A, picco 10 A

Il livello di tensione HV deve essere consistente con le caratteristiche del fotosensore utilizzato per la lettura di luce di scintillazione di ciascun sottosistema. L'efficienza di conversione delle tensioni deve essere uguale o superiore a 85 %.

È necessario l'utilizzo di un survoltore per operare uno o più sottosistemi del P/L.

Tutte le tensioni dovranno essere monitorate con una risoluzione migliore o uguale a 10 mV, mentre si richiede una risoluzione migliore o uguale a 1 mA per la misura della corrente. Il sistema dovrà essere in grado di reagire in tempi brevi (entro 10 ms) ad eventuali latchup e cortocircuiti e tagliare immediatamente le alimentazioni in modo da mitigare il rischio di evento di failure globale in cui le operazioni del P/L vengono irrimediabilmente compromesse.

Misura e controllo dei parametri devono essere trasmessi indipendentemente verso la piattaforma (CanBus) e verso la scheda di raccolta dati scientifici (concentratore) al fine di avere un riferimento ai parametri di funzionamento durante la fase di analisi dati.

Il ripple di tutti i convertitori non deve eccedere i 10 mV, ad esclusione del generatore di tensione per i SiPM e per i PIPS in cui la richiesta è più stringente (< 2 mV).

I SiPM e PIPS potranno essere alimentati a gruppi con una tensione regolabile e limitata a 65 V. Ogni SiPM o PIPS Sarà provvisto di limitatore in corrente a $100 \mu A$. Dovrà essere previsto un sistema di retroazione fra le tensioni di alimentazione dei SiPM in funzione della temperatura misurata al fine di provvedere alla compensazione e stabilizzazione del guadagno in tempo reale.

3.7.4 Motherboard

La motherboard Sarà una scheda passiva per la distribuzione dei segnali e delle alimentazioni. Forma e dimensioni verranno fornite dal committente al soggetto aggiudicatario della gara. In fase di progettazione, viene richiesta la migliore soluzione ottenibile in termini di resistenza e affidabilità meccanica (con speciale riguardo alle fasi di lancio) e di connessione con le schede DAQ e concentratore.

3.8 Concentratore Zirè

La scheda concentratore rappresenta l'unità centrale del sistema P/L Zirè. Essa Dovrà occuparsi:

- della gestione della distribuzione dei segnali di trigger a tutte le schede DAQ;

- della costruzione e collezione degli eventi;
- della gestione di tutte le funzionalità del P/L e di tutti i suoi sottosistemi;

Il concentratore si interfaccia con la piattaforma di missione attraverso un protocollo SerDes i cui dettagli verranno resi disponibili all'atto del KOM. Dal punto di vista progettuale, il concentratore deve essere in grado di gestire completamente e agevolmente fino a 10 schede DAQ. Si richiede a livello di requisito l'utilizzo di FPGA Zynq Ultrascale+.

Il firmware integrato nel concentratore dovrà:

- essere in grado di costruire i pacchetti dati effettuando zero suppression;
- assegnare un livello di priorità di download all'evento acquisito sulla base della creazione di categorie;
- occuparsi della gestione completa del P/L Zirè.

Ulteriori algoritmi di pre-processamento dati, di monitoraggio e diagnostica da implementare nell'FPGA saranno oggetto di questo lavoro e verranno comunicati dal personale GSSI al soggetto aggiudicatario del procedimento.

Il concentratore dovrà necessariamente contenere una serie di connessioni hardware e di interfacce riassumibili nella lista che segue:

- ethernet
- CanBus (tre linee distinte: satellite, alimentatori, SiPM bias voltage)
- seriale
- jtag
- SPI
- 10 bus verso le DAQ
- SerDes

Il sistema operativo dovrà essere di tipo Linux (Xilinx Petalinux). Il sistema dovrà essere eseguito in RAMFS. Il firmware dovrà essere ridondato e dovrà essere prevista una procedura di aggiornamento da ground segment. In ogni caso, dovrà essere possibile attraverso l'esecuzione di una procedura di ripristino, il recupero dell'ultima configurazione funzionante, o il caricamento automatico di una *Golden Image* del firmware in caso di corruzione irreversibile del firmware primario.

Il protocollo di comunicazione su ethernet dovrà essere TCP/IP. Le specifiche del protocollo di comunicazione SerDes non sono disponibili al momento della stesura del presente documento, ma saranno fornite al soggetto aggiudicatario del procedimento durante il corso dei lavori.

A carico del soggetto aggiudicatario è inoltre lo sviluppo di un software per permettere l'interfacciamento del P/L durante i test in laboratorio nelle fasi di sviluppo e pre-lancio. In particolare si richiede lo sviluppo di una libreria in C++ utilizzabile sia in ambiente Windows che in ambiente Linux e che permetta la connessione e l'utilizzo del concentratore.

La libreria dovrà permettere:

- la configurazione indipendente di tutti i parametri degli ASIC (si richiede che il bitstream sia

generato nel firmware e non nella libreria);

- configurazione di tutti i parametri di processamento;
- readout dei dati scientifici;
- readout dei dati di slow control;
- gestione delle alimentazioni.

Si richiede lo sviluppo di una GUI ingegneristica che permetta il settaggio di tutti i parametri necessari al corretto funzionamento di ciascuna scheda, la visualizzazione in formato immagine degli eventi di ciascun sub-detector, la visualizzazione degli spettri di energia e i valori di conteggio di singola di ciascun canale. Le principali linee guida per la definizione dell'interfaccia GUI devono riflettere le caratteristiche riportate nella lista che segue:

- la GUI deve essere organizzata per sottosistemi di P/L (FTK, PST, CALog, ACS, LEM);
- la GUI dovrà permettere la visualizzazione in tempo reale dei parametri di funzionamento degli elementi attivi del P/L e per lo slow control;
- la GUI dovrà permettere di monitorare le tensioni e agire sul bias dei SiPM e PIPS;
- la GUI dovrà permettere di visualizzare lo storico dei parametri di funzionamento del P/L Zirè.

3.9 Concentratore Terzina

La scheda concentratore rappresenta l'unità centrale del sistema P/L Terzina. Essa Dovrà occuparsi:

- della gestione della distribuzione dei segnali di trigger a tutte le schede DAQ;
- della costruzione e collezione degli eventi;
- della correzione al variare della temperatura monitorata della tensione dei SiPM direttamente interagendo con il sistema di alimentazione;
- di accogliere algoritmi per la riduzione dei dati e per l'analisi on-line (a bordo) dei segnali prodotti dai SiPM;
- della gestione di tutte le funzionalità del P/L e di tutti i suoi sottosistemi;

Il concentratore si interfaccia con la piattaforma di missione attraverso un protocollo SerDes i cui dettagli verranno resi disponibili all'atto del KOM. Dal punto di vista progettuale, il concentratore deve essere in grado di gestire completamente e agevolmente il sistema DAQ del payload Terzina. Al momento della stesura del presente capitolato tecnico, i dettagli progettuali dell'architettura DAQ risultano non essere disponibili. Sarà cura del personale GSSI fornire tutti gli elementi necessari alla progettazione (concetto, descrizione, schematici) degli I/O del concentratore. Allo stato attuale, la baseline del DAQ consiste nella lettura di 640 canali (segnali SiPM) attraverso l'utilizzo di 10 ASIC (realizzate appositamente per il progetto Terzina) e residenti su una o più schede elettroniche opportunamente equipaggiate di FPGA adatte allo scopo di lettura ASIC e interfaccia con concentratore.

Si richiede a livello di requisito l'utilizzo di FPGA Zynq Ultrascale+. Il firmware integrato nel concentratore dovrà:

- essere in grado di costruire i pacchetti dati effettuando zero suppression;
- assegnare un livello di priorità di download all'evento acquisito sulla base della creazione di categorie;
- dovrà essere in grado di accogliere pacchetti di software compatibili generati da personale GSSI o terze parti;
- operare una correzione delle tensioni fornite ai SiPM in funzione della temperatura misurata interagendo direttamente con il sistema di alimentazione attraverso protocollo SPI;
- occuparsi della gestione completa del P/L.

Ulteriori algoritmi di pre-processamento dati, di monitoraggio e diagnostica da implementare nell'FPGA saranno oggetto di questo lavoro e verranno comunicati dal personale GSSI al soggetto aggiudicatario del procedimento.

Il concentratore dovrà necessariamente contenere una serie di connessioni hardware e di interfacce riassumibili nella lista che segue:

- ethernet
- CanBus (tre linee distinte: satellite, alimentatori, SiPM bias voltage)
- seriale
- SPI
- jtag
- bus verso il sistema DAQ
- SerDes

Il sistema operativo dovrà essere di tipo Linux (Xilinx Petalinux). Il sistema dovrà essere eseguito in RAMFS. Il firmware dovrà essere ridondato e dovrà essere prevista una procedura di aggiornamento da ground segment. In ogni caso, dovrà essere possibile attraverso l'esecuzione di una procedura di ripristino, il recupero dell'ultima configurazione funzionante, o il caricamento automatico di una *Golden Image* del firmware in caso di corruzione irreversibile del firmware primario.

Il protocollo di comunicazione su ethernet dovrà essere TCP/IP. Le specifiche del protocollo di comunicazione SerDes non sono disponibili al momento della stesura del presente documento, ma saranno fornite al soggetto aggiudicatario del procedimento durante il corso dei lavori.

A carico del soggetto aggiudicatario è inoltre lo sviluppo di un software per permettere l'interfacciamento del P/L durante i test in laboratorio nelle fasi di sviluppo e pre-lancio. In particolare, si richiede lo sviluppo di una libreria in C++ utilizzabile sia in ambiente Windows che in ambiente Linux e che permetta la connessione e l'utilizzo del concentratore.

La libreria dovrà permettere:

- la configurazione indipendente di tutti i parametri degli ASIC (si richiede che il bitstream sia generato nel firmware e non nella libreria);
- configurazione di tutti i parametri di processamento;
- readout dei dati scientifici;
- readout dei dati di slow control;

- gestione delle alimentazioni.

Si richiede lo sviluppo di una GUI ingegneristica che permetta il settaggio di tutti i parametri necessari al corretto funzionamento del sistema DAQ, l'impostazione delle soglie di rivelazione, la visualizzazione in formato immagine degli eventi (hit-map), la visualizzazione dei valori di conteggio di singola di ciascun canale, l'accesso al segnale prodotto dai SiPM della camera per singolo evento.

Le principali linee guida per la definizione dell'interfaccia GUI devono riflettere le caratteristiche riportate nella lista che segue:

- la GUI dovrà permettere la visualizzazione in tempo reale dei parametri di funzionamento degli elementi attivi del P/L Terzina e per lo slow control;
- la GUI dovrà permettere di monitorare le tensioni e agire sul bias dei SiPM;
- la GUI dovrà permettere di visualizzare lo storico dei parametri di funzionamento del P/L Terzina.

Si noti che dal punto di vista funzionale, la scheda concentratore del P/L Zirè risulta essere analoga a quella prevista per il P/L Terzina. Tuttavia, dato il numero differente di ingressi e dell'utilizzo di un tipo di ASIC diverso dalle famiglie compatibili con CITIROC 1A utilizzate in Zirè, si richiede all'aggiudicatario di provvedere alla parziale riprogettazione (qualora si ritenesse opportuna) della scheda concentratore, pur mantenendo inalterata la modalità e funzionalità di comunicazione verso la piattaforma. Sarà cura del personale GSSI fornire all'aggiudicatario ulteriori necessari input nella fase di disegno e progettazione del concentratore di Terzina.

4 Requisiti di progetto

In questo capitolo vengono specificati i requisiti generali di progetto, che vanno intesi come obiettivi realizzativi della fornitura. I requisiti possono essere distinti nelle seguenti categorie:

- Requisiti di performance: fissano le caratteristiche degli elementi attivi del P/L Zirè per garantire le capacità di rivelazione del detector desiderate;
- Requisiti ambientali: fissano le condizioni di lavoro ambientali del P/L Zirè e del P/L Terzina;
- Requisiti fisici: fissano le caratteristiche fisiche generali del P/L Zirè, dell'interfaccia con lo S/C del P/L Zirè e del P/L Terzina e le caratteristiche orbitali della missione NUSES.

4.1 Requisiti di performance P/L Zirè

Tabella 2: Requisiti di performance

ID REQUISITO	TITOLO	DESCRIZIONE	COMMENTI
REQP0001A	SiPM PST-Small	S14160-1315 PS	SiPM Hamamatsu Photonics, area sensibile: 1.3 mm × 1.3 mm
REQP0001B	SiPM PST-Medium	S14160-3050 HS	SiPM Hamamatsu Photonics, area sensibile: 3.0 mm × 3.0 mm

ID REQUISITO	TITOLO	DESCRIZIONE	COMMENTI
REQP0002A	SiPM CALoG-Small	S14160-1315PS	SiPM Hamamatsu Photonics, area sensibile: 1.3 mm × 1.3 mm
REQP0002B	SiPM CALoG-Medium	S14160-3050HS	SiPM Hamamatsu Photonics, area sensibile: 3.0 mm × 3.0 mm
REQP0002C	SiPM CALoG-Large	S14160-6050HS	SiPM Hamamatsu Photonics, area sensibile: 6.0 mm × 6.0 mm;
REQP0003	SiPM ACS-Medium	S14160-3050HS	SiPM Hamamatsu Photonics, area sensibile: 3.0 mm × 3.0 mm
REQP0004	SiPM FTK	S13552	Array di SiPM Hamamatsu Photonics, 128 SiPM con area sensibile di ciascun SiPM: 0.23 mm × 1.62 mm
REQP0005	SiPM LEM-Large	S14160-6050HS	SiPM Hamamatsu Photonics, area sensibile: 6.0 mm × 6.0 mm;
REQP0006A	PST DU	EJ-204/BC-404	Scintillatore plastico Eljen EJ-204 o equivalente Saint-Gobain BC-404
REQP0006B	ACS DU	EJ-204/BC-404	Scintillatore plastico Eljen EJ-204 o equivalente Saint-Gobain BC-404
REQP0006C	LEM DU	EJ-204/BC-404	Scintillatore plastico Eljen EJ-204 o equivalente Saint-Gobain BC-404
REQP0006D	LEM DU	Forma scintillatori LEM	Gli scintillatori plastici V1 e V2 dovranno essere sagomati secondo progetto, essi possono anche essere formati da 4 strati sagomati di spessore di circa 1 cm incollati tra di loro oppure otticamente accoppiati con EJ-560
REQP0007A	CALoG DU-LYSO	LYSO:Ce, ESR-coated, polished surfaces	Produttore: Epic Crystals
REQP0007B	LEM DU-PIPS	Compatibilità delle schede B2 e B3 ai sensori AR-019-150-100 AR-019-150-300	Forniti da NUSES, produttore: AMETEK
REQP0008A	EU-ASIC	CITIROC 1A	Acquisizione dati basata su ASIC CITIROC
REQP0008B	EU-ASIC	Compatibilità con ASIC RADIROC	Le schede devono prevedere la compatibilità con RADIROC da utilizzare qualora fosse disponibile nei tempi opportuni sul mercato
REQP0008C	EU-LEM	Digitizer 32ch	Acquisizione dati LEM basata su Digitizer 32Ch >10MS/s
REQP0009	EU-DAQ	Uso di Zynq Ultrascale+	
REQP00010A	EU-concentratore	La scheda raccolta dati deve essere progettata per leggere i dati da almeno dieci front end board.	
REQP00010B	EU-concentratore-INTERFACE	Le interfacce del concentratore dovranno essere: ethernet, SPI, CanBus, seriale, jtag, SerDes, bus verso le schede DAQ	
REQP00010C	EU-concentratore-OS	Xilinx Petalinux	Sistema operativo Linux
REQP00010D	EU-concentratore-exec	Esecuzione in RAMFS	Sistema operativo Linux

ID REQUISITO	TITOLO	DESCRIZIONE	COMMENTI
REQP0011	EU-ridondanze	Ridondanze	Il firmware deve essere ridondato e deve essere prevista una procedura di aggiornamento da terra via ethernet e via protocollo basato su utilizzo di SerDes. In ogni caso, deve essere possibile attraverso un riavvio il recupero di emergenza della configurazione di funzionamento anche in caso di corruzione del firmware primario.
REQP0012A	EU-HV	Gli alimentatori devono essere lineari	Non sono ammessi alimentatori switching sui SiPM e sui PIPS
REQP0012B	EU-HV-ripple	Il ripple di tutti i convertitori non deve eccedere i 10 mV, il massimo ripple sulla tensione deve essere < 2 mV	
REQP0012C	EU-HV-temp	Ogni SiPM e PIPS deve essere alimentato con una tensione regolabile tra 0 e 68 V, corrente max 10 mA. Deve essere possibile retroazionare ogni singola tensione di SiPM in funzione della temperatura.	
REQP0012D	EU-HV-efficienza	L'efficienza di conversione deve essere maggiore di 85%.	
REQP0012E	EU-HV-monitor	HV monitorate con 10mV di tolleranza e HV monitorate con 10mV di tolleranza e 1mA di risoluzione sulla corrente	
REQP0012F	EU-HV-protezione	Ogni linea di alimentazione a servizio di un gruppo di SiPM o PIPS deve includere un sistema attivo di protezione in caso di malfunzionamento	Caso a) basso rischio: il SiPM o PIPS si apre, il canale dedicato smette di funzionare, il sistema HV rimane operativo; Caso b) alto rischio: il SiPM o PIPS va in corto, il canale dedicato smette di funzionare, il canale inizia a drenare corrente e potenza. Potenziale impatto su sistema di readout.

ID REQUISITO	TITOLO	DESCRIZIONE	COMMENTI
REQP0012G	EU-HV-ridondanze	Tutte le tensioni che servono i SiPM e i PIPS devono essere fornite in modo indipendente e ridondate opportunamente.	In caso di failure di un canale di distribuzione il sistema accende un canale di backup per mantenere l'operatività dei SiPM e dei PIPS
REQP0013A	EU-LV	Il sistema di generazione delle tensioni deve provvedere all'alimentazione delle schede di DAQ e processamento.	Tutte le tensioni per le schede DAQ devono essere fornite in modo indipendente e ridonato
REQP0013B	EU-LV-ripple	Il ripple di tutti i convertitori non deve eccedere i 10 mV, il massimo ripple sulla tensione deve essere <2 mV	
REQP0013C	EU-LV-efficienza	L'efficienza di conversione deve essere maggiore di 85%.	
REQP0013D	EU-LV-monitor	LV monitorate con 10 mV di tolleranza e 1 mA di risoluzione sulla corrente	
REQP0014A	EU-alimentazioni	Monitor e controllo devono avvenire su due CanBus separati (uno verso il satellite, l'altro verso la scheda di raccolta dati).	
REQP0014B	EU-alimentazioni-failure		Il sistema deve accorgersi di eventuali latchup e tagliare immediatamente le alimentazioni in modo da prevenire gravi eventi di danneggiamento seguendo una procedura di spegnimento prestabilita (il taglio dell'alimentazione dei SiPM deve precedere il taglio di alimentazione delle schede elettroniche).
REQP0014C	EU-alimentazione FEU	Le alimentazioni devono essere post-regolate tramite LDO sulla scheda front end.	

ID REQUISITO	TITOLO	DESCRIZIONE	COMMENTI
REQP0015A	Software	Si richiede lo sviluppo di una libreria in C++ che funzioni sia in windows che Linux e permetta l'interfacciamento con la scheda di raccolta dati	
REQP0015B	Software-config ASIC	La libreria deve consentire la configurazione indipendente di tutti i parametri degli ASIC	il bitstream deve essere generato nel firmware e non nella libreria
REQP0015C	Software-config	La libreria deve consentire la configurazione di tutti i parametri di processamento	
REQP0015D	Software-readout	La libreria deve consentire il readout dei dati scientifici, dei dati di slow control e la gestione delle alimentazioni	
REQP0016	GUI	L'elettronica deve essere accompagnata da una GUI che permetta di impostare settaggi e readout per la fase di test in laboratorio e sotto fascio	La GUI deve essere: organizzata per sub detector; deve mostrare tutti i parametri di monitor e slow control; deve permettere di monitorare le tensioni e agire sulle HV.
REQP0017A	Firmware	Le schede di DAQ e il concentratore dovranno prevedere un firmware che implementi gli algoritmi di trigger forniti dal personale GSSI	
REQP0017B	Firmware-dead time	I CITIROC devono essere letti con un dead time massimo di 50 μ s	
REQP0017C	Firmware-hold	Il firmware deve attivare i segnali di hold dei CITIROC entro un tempo massimo di 50 ns	

ID REQUISITO	TITOLO	DESCRIZIONE	COMMENTI
REQP0017D	Firmware-ridondanza	Il firmware deve essere memorizzato su una flash ridondata.	
REQP0017E	Firmware-recupero	Deve essere presente un meccanismo di firmware upgrade anch'esso ridonato	
REQP0017F	Firmware-timestamp	All'evento deve essere applicato un timestamp con una risoluzione di 1 ns. Questa informazione deve essere poi sincronizzata al GPS a bordo del satellite	
REQP0017G	Firmware-LEM	Il Firmware del LEM deve essere in grado di gestire dati in "Event Mode" (circa 900bit/evento al concentratore) o "Histogram Mode" inviando al concentratore degli istogrammi in funzione dell'energia dell'evento da circa 30 kbyte ogni secondo	Il personale GSSI fornirà maggiori dettagli sulla struttura degli istogrammi da riempire nella modalità "histogram mode".
REQP0018	ADC	Tutti i canali HG e LH devono essere convertiti con un ADC ad almeno 14 bit, con una frequenza di campionamento di 4 MSPS per canale	
REQP0019	Trasmissione dati	Il concentratore si occuperà della costruzione del pacchetto dati scientifici nonché dati di housekeeping e della comunicazione con il satellite per il download dei dati	Il pacchetto dati scientifici è composto dalle informazioni di HG e LG per i canali sopra soglia e timestamp. Il pacchetto dati di housekeeping è formato da temperatura dei sensori, rate medi misurati, temperatura e tensioni della scheda.
REQP0020	Protezione dati	Tutte le comunicazioni devono essere protette con CRC16	

ID REQUISITO	TITOLO	DESCRIZIONE	COMMENTI
REQP0021	Scrubbing firmware	L'elettronica di front end deve avere un sistema per lo scrubbing del firmware in modo da poter garantire un adeguato livello di resistenza alla radiazione.	
REQP0022	Temperatura	Le FEU devono leggere i sensori di temperatura analogici con almeno 0.2°C di risoluzione in modo da effettuare una compensazione attiva dell'HV, attraverso una opportuna calibrazione preliminare e attuata attraverso un software ridondato	
REQP0023A	Routing	Ciascuna scheda avrà un routing verso i connettori per i sensori differente dall'altra. La scelta del routing è a insindacabile giudizio di GSSI in quanto la disposizione dei canali sugli ASIC garantisce un livello di tolleranza ai guasti per i vari sub-detector	
REQP0023B	Routing-backplane	Il bus di comunicazione verso il backplane deve prevedere connessioni orizzontali per distribuire il trigger tra le schede e la scheda di raccolta dati, due bus indipendenti per interfacciarsi con due schede di raccolta dati indipendenti e ridondate, un CanBus verso il satellite e verso le tensioni di alimentazione HV.	
REQP0023C	Routing-concentratore	Il bus di comunicazione verso la scheda di raccolta dati deve essere LVDS. Al suo interno devono esistere due canali separati, uno per lo slow control e l'altro per la lettura dei dati. Il bus di lettura dati deve garantire una comunicazione ad almeno 100 Mbps per ogni scheda	

ID REQUISITO	TITOLO	DESCRIZIONE	COMMENTI
REQP0024A	Materials	Gli scintillatori plastici dovranno essere ricoperti da uno strato riflettente (teflon o vernice ej-510 fornita da Scionix) e da un materiale oscurante Ej-554	Il personale GSSI fornirà maggiori dettagli sulle tecniche di wrapping
REQP0024B	sub-detector cases	I case che conterranno i vari sub-detector dovranno essere realizzati in WINDFORM XT 2.0	
REQP0024C	Meccanica Zirè e case elettronica	Le restanti parti per l'assemblaggio generale del P/L Zirè nonché il case contenente l'EU dovranno essere realizzati in alluminio	Dettagli sul trattamento delle superfici saranno stabiliti in fase di progettazione con il personale GSSI

4.2 Requisiti di performance P/L Terzina

Tabella 3: Requisiti di performance P/L Terzina

ID REQUISITO	TITOLO	DESCRIZIONE	COMMENTI
REQPter0001	EU-TER	Uso di Zynq Ultrascale+	
REQPter0002	EU-concentratore-TER	La scheda raccolta dati deve essere progettata in modo da poter ricevere ed interpretare i dati dal sistema DAQ.	
REQPter0003	EU-concentratore-INTERFACE-TER	Le interfacce del concentratore dovranno essere: ethernet, Can Bus, SPI, seriale, jtag, SerDes, bus verso il sistema DAQ	
REQPter0004	EU-concentratore-OS-TER	Xilinx Petalinux	Sistema operativo Linux
REQPter0005	EU-concentratore-exec-TER	Esecuzione in RAMFS	Sistema operativo Linux
REQPter0006	EU-ridondanze-TER	Ridondanze	Il firmware deve essere ridondato e deve essere prevista una procedura di aggiornamento da terra via ethernet e via protocollo basato su utilizzo di SerDes. In ogni caso, deve essere possibile attraverso un riavvio il recupero di emergenza della configurazione di funzionamento anche in caso di corruzione del firmware primario.
REQPter0007	Software-TER	Si richiede lo sviluppo di una libreria in C++ che funzioni sia in windows che Linux e permetta l'interfacciamento con la scheda di raccolta dati	
REQPter0008A	Software-config-TER	La libreria deve consentire la configurazione di tutti i parametri di processamento	
REQPter0008B	Software-readout-TER	La libreria deve consentire il readout dei dati scientifici, dei dati di slow control e la gestione delle alimentazioni	
REQPter0009	GUI-TER	L'elettronica deve essere accompagnata da una GUI che permetta di impostare settaggi e readout per la fase di test in laboratorio e sotto fascio	La GUI deve: permettere la visualizzazione in tempo reale e di agire sui parametri di funzionamento degli elementi attivi del P/L Terzina; deve permettere di monitorare le tensioni e agire sulle HV.
REQPter0010	Firmware-TER	Le schede di DAQ e il concentratore dovranno prevedere un firmware che implementi gli algoritmi di trigger forniti dal personale GSSI e da terze parti.	

REQPter0011A	EU-HV-TER	Gli alimentatori devono essere lineari	Non sono ammessi alimentatori switching sulle alimentazioni dei SiPM
REQPter0011B	EU-HV-ripple-TER	Il ripple di tutti i convertitori non deve eccedere i 10 mV, il massimo ripple sulla tensione deve essere < 2 mV	
REQPter0011C	EU-HV-temp-TER	Ciascun SiPM deve essere alimentato con una tensione regolabile tra 0 e 68 V, corrente max 10 mA. Deve essere possibile retroazionare ogni singola tensione di SiPM in funzione della temperatura.	
REQPter0011D	EU-HV-efficienza-TER	L'efficienza di conversione deve essere maggiore di 85%.	
REQPter0011E	EU-HV-monitor-TER	Le tensioni di alimentazione dei SiPM sono monitorate con 10 mV di tolleranza e 1 mA di risoluzione sulla corrente	
REQPter0011G	EU-HV-protezione-TER	Ogni linea di alimentazione a servizio di un gruppo di SiPM deve includere un sistema attivo di protezione in caso di malfunzionamento	Caso a) basso rischio: il SiPM si apre, il canale dedicato smette di funzionare, il sistema HV rimane operativo; Caso b) alto rischio: il SiPM va in corto, il canale dedicato smette di funzionare, il canale inizia a drenare corrente e potenza. Potenziale impatto su sistema di readout.
REQPter0011H	EU-HV-ridondanze-TER	Tutte le tensioni dei SiPM devono essere fornite in modo indipendente e ridondate opportunamente.	In caso di malfunzionamento di un canale di distribuzione il sistema accende un canale di backup per mantenere l'operatività dei SiPM
REQPter0012A	EU-LV-TER	Il sistema di generazione delle tensioni deve provvedere all'alimentazione del sistema di DAQ e del concentratore.	Tutte le tensioni per il DAQ e per il concentratore devono essere fornite in modo indipendente e ridondate.
REQPter0012B	EU-LV-ripple-TER	Il ripple di tutti i convertitori non deve eccedere i 10 mV, il massimo ripple sulla tensione deve essere <2 mV	
REQPter0012C	EU-LV-efficienza-TER	L'efficienza di conversione deve essere maggiore di 85%.	
REQPter0012D	EU-LV-monitor-TER	LV monitorate con 10 mV di tolleranza e 1 mA di risoluzione sulla corrente	
REQPter0013A	EU-alimentazioni-TER	Monitor e controllo devono avvenire su due CanBus separati (uno verso il satellite, l'altro verso il sistema DAQ).	
REQPter0013B	EU-alimentazioni-failure-TER	Il sistema deve accorgersi di eventuali latchup e tagliare immediatamente le alimentazioni in modo da prevenire gravi eventi di danneggiamento seguendo una procedura di spegnimento prestabilita (il taglio dell'alimentazione dei SiPM deve	

		precedere il taglio di alimentazione delle schede elettroniche).	
REQPter0013C	EU-alimentazioni-SiPM-TER	Le alimentazioni devono essere post-regolate tramite LDO sulla scheda che ospita i SiPM.	La regolazione delle tensioni viene comandata a livello del concentratore

4.3 Requisiti Ambientali P/L Zirè

Tabella 4: Requisiti ambientali P/L Zirè

ID REQUISITO	TITOLO	DESCRIZIONE	COMMENTI
REQA001A	Zirè-Thermal-OP	Il sistema elettronico deve garantire operatività ottimale nel range di temperature (-10 °C ÷ +35 °C)	
REQA001B	Zirè-Thermal-SURV	Il sistema elettronico deve garantire sopravvivenza nel range di temperature (-30 °C ÷ +45 °C)	Il sistema può essere in funzione, tuttavia i dati scientifici non raggiungono la qualità attesa
REQA001C	LEM-Thermal-OP	Il sistema elettronico deve garantire operatività nel range (-30 °C ÷ +25 °C)	per temperature fino a +45 C il sistema può essere in funzione, tuttavia i dati scientifici non raggiungono la qualità attesa
REQA002A	Zirè/LEM-Vibration	Il sistema payload Zirè alloggiato nel suo tray o LEM agganciato alla piattaforma deve garantire sopravvivenza ai profili di vibrazione tipiche del lanciatore.	
REQA002B	Zirè/LEM-Resonance	Il sistema payload Zirè alloggiato nel suo tray o LEM agganciato alla piattaforma non deve presentare frequenze di risonanze <100 Hz	

4.4 Requisiti Ambientali P/L Terzina

Tabella 5: Requisiti ambientali P/L Terzina

ID REQUISITO	TITOLO	DESCRIZIONE	COMMENTI
REQAter001A	Terzina-Thermal-OP	Il sistema elettronico deve garantire operatività ottimale nel range di temperature (-10 °C ÷ +35 °C)	
REQAter001B	Terzina-Thermal-SURV	Il sistema elettronico deve garantire sopravvivenza nel range di temperature (-30 °C ÷ +45 °C)	Il sistema può essere in funzione, tuttavia i dati scientifici non raggiungono la qualità attesa

4.5 Requisiti Fisici

Tabella 6: Requisiti Fisici

ID REQUISITO	TITOLO	DESCRIZIONE	COMMENTI
REQF0001A	Zirè-power	40W	Il satellite fornisce al P/L 40W + 20 % di margine
REQF0001B	LEM-power	7.2W	Il satellite fornisce al sottosistema LEM 8W + 20% di margine
REQF0002A	Zirè-Volume	550 mm × 550 mm × 230 mm	Volume interno al tray nel quale deve essere installato il P/L Zirè (inclusivo di meccanica, elettronica e cablaggi ed elettronica esterna al LEM)

REQF0002B	LEM-DU volume	100 mm × 100 mm × 100 mm	Volume interno o esterno al tray nel quale deve essere confinato il detector LEM (esclusa elettronica esterna da installare nel tray)
REQF0003A	Zirè-Mass	35 kg	Include DU, EU ed external harness (escluso LEM)
REQF0003B	LEM-Mass	2 kg	Include DU, EU ed external harness
REQter0004	Terzina-power-concentratore	10W	Il satellite fornisce al concentratore del P/L Terzina 30W + 20 % di margine
REQter0005	Terzina-mass-concentratore-alimentatore	1.5 kg + 20% di margine	Include il sistema di alimentazione, la scheda concentratore e relativi cablaggi

5 BUDGET DI MASSA P/L Zirè

Nella tabella che segue si riporta la stima del budget di massa del P/L Zirè, assumendo delle contingenze del 10 % sugli apparati oggetto del presente capitolato tecnico. Si noti che nella definizione delle masse riportata in tabella sono esclusi EU e EH. Il peso complessivo del P/L Zirè incluso EU, EH e tray (5.1 kg) non dovrà superare 35 kg.

Tabella 7: Tabella della distribuzione attesa dei pesi della DU Zirè. Nella tabella sono esclusi EU e EH.

Sotto sistema P/L	Massa Stimata [kg]	Contingenza [%]	Massa Nominale [kg]
Struttura Meccanica P/L	2.50	10	2.75
FTK	2.80	10	3.08
PST	4.70	10	5.17
CALog	5.2	10	5.72
ACS	3.00	10	3.30
LEM	2.00	10	2.20
Totale	20.20	10	22.22

6 BUDGET DI MASSA sistema di alimentazione e scheda concentratore P/L Terzina

La massa totale messa a disposizione per il sistema di alimentazione, della scheda concentratore e dei relativi cablaggi del P/L Terzina ammonta a 1.5 kg, ai quali viene associato un margine del 20%.

7 BUDGET DI POTENZA P/L Terzina

Nella tabella 8 si riporta la stima del budget di potenza del P/L Zirè. Tali valori sono da intendersi al netto di un margine del 20 % concesso in fase di progettazione dell'architettura elettronica.

Tabella 8: Potenza stimata per il P/L Zirè

Sistema elettronico	Elemento	Potenza Elemento (W)	Quantità	Totale Potenza (W)	N. Schede	Budget Totale (W)
CONCENTRATORE	FPGA	7	1	7	1	
	DDR	2	1	2		
	Ethernet	0,3	1	0,3		
	Buffers	0,1	1	0,1		
	Circuito scrubbing	0,5	1	0,5		
Total						9,9

8 BUDGET DI POTENZA P/L Zirè

Nella tabella 9 si riporta la stima del budget di potenza del P/L Zirè. Tali valori sono da intendersi al netto di un margine del 20 % concesso in fase di progettazione dell'architettura elettronica.

Tabella 9: Potenza stimata per il P/L Zirè

Componente	Elemento	Potenza Elemento (W)	Quantità	Totale Potenza (W)	N. Schede	Budget Totale (W)
PSD, CALOg, ACS	FPGA	1,6	1	1,6	3	13,809
	Citiroc	0,3	4	1,2		
	Buffer TX	0,2	4	0,8		
	Buffer RX	0,1	4	0,4		
	Circuito di scrubbing	0,5	1	0,5		
	ADC Monitor	1m	3	3m		
	Temperature					
FTK	FPGA	2,5	1	2,5	4	24,024
	Citiroc	0,3	6	1,8		
	Buffer TX	0,2	4	0,8		
	Buffer RX	0,1	4	0,4		
	Circuito di scrubbing	0,5	1	0,5		
	ADC Monitor	1m	6	6m		
	Temperature					
LEM	FPGA	2,5	1	2,5	1	8,0
	Drivers ADC	0,3	1	0,3		
	Digitizer 32 ch	1,44	1	1,44		
	Buffers	0,3	2	0,6		
	Circuito di scrubbing	0,5	1	0,5		
	PIPS FE	0,1	14	1,4		
	SiPM FE	0,1	12	1,2		
	ADC Monitor	1m	13	13m		
	Temperature					
CONCENTRATORE	FPGA	5	1	5	1	7,9
	DDR	2	1	2		
	Ethernet	0,3	1	0,3		
	Buffers	0,1	1	0,1		
	Circuito di scrubbing	0,5	1	0,5		
Total						53,7

9 CONDIZIONI E TEMPI DELLA FORNITURA

In questo capitolo verranno specificati i documenti forniti al soggetto aggiudicatario della gara, le forniture a carico del committente e le forniture oggetto del presente capitolato tecnico con le relative tabelle recanti tempi e deliverable della fornitura. Eventuali variazioni che dovessero essere necessarie per raggiungere i requisiti richiesti, o se non espressamente specificati, saranno tempestivamente concordate con il committente al KOM.

9.1 Documentazione fornita al soggetto aggiudicatario

Al soggetto aggiudicatario sarà fornita la seguente documentazione al momento del KOM:

- Modello CAD preliminare 3D del P/L Zirè;
- RQS-NUSES-001 “NUSES - Terzina Requirements”;
- TASI-OAS-ISP-0001 “OASIS Spacecraft to Payload Instruments Interface Requirement Specification”;
- TASI-OAS-SSR-0001 “NIMBUS Platform & Satellite Space Radiation Environment Specification”;
- TASI-OAS-SSR-0002 “OASIS PROJECT Electromagnetic Compatibility Requirements Specification (EMCR)”;
- TASI-OAS-SSR-0003 “OASIS PROJECT Thermal Environment and Test Requirements Specification (THEE)”;
- TASI-OAS-SSR-0004 “OASIS PROJECT Thermal Design and Interface Requirements Specification (TDIS)”;
- TASI-OAS-SSR-0006 “OASIS PROJECT Mechanical Design and Interface Specification (MDIS)”;
- TASI-OAS-SSR-0007 “OASIS PROJECT Spacecraft Mechanical Environment and Test Requirements Specification (MECE)”;
- GSSI-NUSES-001 “Procedure di verifica ed accettazione SM”;

- GSSI-NUSES-002 "Procedure di verifica ed accettazione FM".

9.2 Prodotti che il soggetto aggiudicatario fornisce al committente

Il soggetto aggiudicatario dovrà prevedere un periodo di supporto sia alle attività di integrazione e test del sistema P/L Zirè, sia alle attività di integrazione e test del sistema di alimentazione e della scheda concentratore del P/L Terzina.

Sarà cura del soggetto aggiudicatario fornire i seguenti prodotti relativi al P/L Zirè:

- Dettagli esecutivi del progetto (meccanico, elettronico, software);
- File relativi a: lista componenti e piano di montaggio schede (file dxf e dwg, pdf);
- File gerber delle schede elettroniche;
- Tutte le schede attive vengono prodotte per l'allestimento di un EM e di un FM;
- Vengono fornite PCB rappresentative per l'allestimento di SM;
- Fornitura SM;
- Fornitura EM;
- Fornitura FM;
- Tutti i tool di test e debug (HW & SW);
- Documento di specifica tecnica del firmware del SoC (pdf);
- Documento dettagliato di report sui test di accettazione (test conduzione, isolamento, ispezione ottica, verifica raggi X) della produzione delle schede elettroniche e della qualità delle saldature (pdf);
- Documento dettagliato di report sui test di accettazione della produzione delle strutture meccaniche (pdf);
- Certificato di conformità della fornitura in accordo ai requisiti di progetto.

Sarà altresì cura del soggetto aggiudicatario fornire i seguenti prodotti relativi al P/L Terzina:

- Dettagli esecutivi del progetto del sistema di alimentazione e della scheda concentratore;
- File relativi a: lista componenti e piano di montaggio schede (file dxf e dwg, pdf);
- File gerber delle schede elettroniche;
- Il sistema di alimentazione e la scheda concentratore viene prodotta per l'allestimento del FM;
- Tutti i tool di test e debug (HW & SW);
- Documento di specifica delle schede elettroniche (pdf);
- Documento di specifica tecnica del firmware del SoC (pdf);

- Documento dettagliato di report sui test di accettazione (test conduzione, isolamento, ispezione ottica, verifica raggi X) della produzione delle schede elettroniche e della qualità delle saldature (pdf);
- Certificato di conformità della fornitura in accordo ai requisiti di progetto.

9.3 Riunioni di avanzamento (milestone e SAL)

Sono previste le seguenti riunioni di avanzamento (milestone) a cui parteciperanno i responsabili scientifici dei P/L, il direttore esecutivo del contratto (DEC) ed il responsabile unico del procedimento (RUP):

- (P/L Zirà + P/L Terzina) Kick-off meeting (KOM): stabilisce un piano di lavoro preliminare secondo le necessità del progetto.
- (P/L Zirà + P/L Terzina) Preliminary Design Review (PDR): l'obiettivo primario di questa revisione è la verifica della progettazione preliminare dei concetti e soluzioni tecniche in relazione alle esigenze del progetto e del sistema.
- (P/L Zirà) Structural Model (SM) Test Review Board (TRB): si valutano in maniera critica i risultati dei test effettuati sullo Structural Model (SM) del payload Zirà.
- (P/L Zirà + P/L Terzina) Critical Design Review (CDR): il risultato di questa revisione è per giudicare lo stato di approntamento del progetto al fine di passare alla fase di produzione.
I principali obiettivi di questa fase sono
 - (P/L Zirà + P/L Terzina) consegna modello CAD;
 - (P/L Zirà + P/L Terzina) consegna dei disegni esecutivi della progettazione di tutti i sistemi elettronici oggetti del presente capitolato tecnico;
 - (P/L Zirà + P/L Terzina) consegna dei report con sintesi dell'analisi pesi, analisi delle potenze dissipate e scelte tecniche effettuate, analisi strutturali ed analisi termiche a livello sia di unit`a che di ciascun sottosistema;
 - (P/L Zirà) consegna documentazione costruttiva parti meccaniche effettive comprensiva di disegni e liste parti;
- (P/L Zirà) Acceptance Review (AR): il risultato di questa revisione dovrà essere usato per accettare tutti i prodotti relativi alla scheda FM.
- (P/L Zirà + P/L Terzina) Riunioni di Avanzamento (RA): riunioni intermedie tra le milestone principali sopra elencate.

Il lavoro del soggetto aggiudicatario sarà scandito da SAL (stato avanzamento lavori) a valle dei quali verranno eseguiti i pagamenti da parte del GSSI; i SAL previsti sono:

- PDR, entro T0+7 wks, 30% dell'ammontare del contratto;
- SM delivery, entro T0+13 wks, 20% dell'ammontare del contratto;
- CDR, entro T0+29 wks, 20% dell'ammontare del contratto;
- FM delivery, entro T0+52 wks, 30% dell'ammontare del contratto.

9.4 Servizio di progettazione del P/L Zirè, del sistema di alimentazione e del concentratore del P/L Terzina

Tabella 10: Organizzazione dei WP per la progettazione del P/L Zirè, del sistema di alimentazione e del concentratore del P/L Terzina

NODO	WP		Titolo	Descrizione	Deliverable	Input/Azioni	Inizio attività	Fine attività
1	1	-	Recupero geometrie disegno sistema DU			Requisiti generali di progetto, specifiche e schema di interconnessione con il tray	T0	T0+1 wks
1	2	-	Sviluppo preliminare disegno sistema DU (PDR)		file .stp; file pdf3d		T0+1wk	T0+6wks
1	2	1	Sviluppo preliminare disegno sistema FTK (PDR)			Requisiti generali del detector, supporto alla progettazione in conformità ai requisiti di performance del detector e ai requisiti S/C		
1	2	2	Sviluppo preliminare disegno sistema PST (PDR)			Requisiti generali del detector, supporto alla progettazione in conformità ai requisiti di performance del detector e ai requisiti S/C		
1	2	3	Sviluppo preliminare disegno sistema CALOG (PDR)			Requisiti generali del detector, supporto alla progettazione in conformità ai requisiti di performance del detector e ai requisiti S/C		
1	2	4	Sviluppo preliminare disegno sistema ACS (PDR)			Requisiti generali del detector, supporto alla progettazione in conformità ai requisiti di performance del detector e ai requisiti S/C		
1	2	5	Sviluppo preliminare disegno sistema LEM (PDR)			Requisiti generali del detector, supporto alla progettazione in conformità ai requisiti di performance del detector e ai requisiti S/C		

1	2	6	Sviluppo preliminare disegno mechanical assembly (PDR)			Requisiti generali del detector, supporto alla progettazione in conformità ai requisiti di performance e di interfaccia del detector e ai requisiti S/C		
1	2	7	Sviluppo preliminare disegno Front-end units (SiPM + PIPS boards) e produzione 3D			Requisiti generali dei sensori, posizionamento e canali ridondati	T0	T0+8wks
1	2	8	Sviluppo preliminare PCB Front- end units (SiPM - PIPS boards)			Convalida modelli 3D e richiesta sbroglio PCB	T0+8wks	T0+20wks
1	3	1	Sviluppo preliminare design elettronico delle schede DAQ	Riunioni di avanzamento	DWG; file .stp; file pdf3d	Il cliente riceve come input la distribuzione dei segnali e la tipologia di trigger (include sottosistemi FTK, PST, CALog, ACS, LEM)	T0	T0+12wks
1	3	2	Sviluppo preliminare design elettronico della scheda concentratore Zirè	Riunioni di avanzamento	DWG; file .stp; file pdf3d	Il cliente riceve come input la distribuzione dei segnali e la tipologia di trigger	T0	T0+14wks
1	3	3	Sviluppo preliminare design elettronico della scheda concentratore Terzina	Riunioni di avanzamento	DWG; file .stp; file pdf3d	Il cliente riceve come input la distribuzione dei segnali e la tipologia di trigger	T0	T0+14wks
1	3	4	Sviluppo preliminare design elettronico della scheda motherboard	Riunioni di avanzamento	DWG; file .stp; file pdf3d		T0+12wks	T0+16wks
1	3	5	Sviluppo preliminare design elettronico PS	Riunioni di avanzamento	DWG; file .stp; file pdf3d	Il cliente riceve come input i valori delle tensioni necessarie per i sensori e la tensione non regolata fornita dallo S/C (include FTK, PST, CALog, ACS, LEM e Terzina)	T0	T0+20wks
1	3	6	Sviluppo preliminare layout schede DAQ (dimensioni e spessore PCB, punti di fissaggio, percorsi termici)	Analisi preceduta da verifica CAD della conformità del PCB sviluppato al DD applicabile (componenti attivi modellati 10tipi)		Piazzamento preliminare principali componenti di scheda, definizione posizione connettori e schema interconnessione, stima potenza dissipata	T0+12wks	T0+24wks

						dai componenti critici, potenza totale dissipata dal modulo (include FTK, PST, CALog, ACS, LEM)		
1	3	7	Sviluppo preliminare layout schede concentratore (dimensioni e spessore PCB, punti di fissaggio, percorsi termici)	Analisi preceduta da verifica CAD della conformità del PCB sviluppato al DD applicabile (componenti attivi modellati 10tipi)		Piazzamento preliminare principali componenti di scheda, definizione posizione connettori e schema interconnessione, stima potenza dissipata dai componenti critici, potenza totale dissipata dal modulo (include FTK, PST, CALog, ACS, LEM, Terzina)	T0+12wks	T0+24wks
1	3	8	Sviluppo preliminare layout PS (dimensioni e spessore PCB, punti di fissaggio, percorsi termici)	Analisi preceduta da verifica CAD della conformità del PCB sviluppato al DD applicabile (componenti attivi modellati 10tipi)		Piazzamento preliminare principali componenti di scheda, definizione posizione connettori e schema interconnessione, stima potenza dissipata dai componenti critici, potenza totale dissipata dal modulo (include FTK, PST, CALog, ACS, LEM, Terzina)	T0+12wks	T0+24wks

1	3	9	Sviluppo preliminare layout schede motherboard (dimensioni e spessore PCB, punti di fissaggio, percorsi termici)	Analisi preceduta da verifica CAD della conformità del PCB sviluppato al DD applicabile (componenti attivi modellati 10 tipi)		Piazzamento preliminare principali componenti di scheda, definizione posizione connettori e schema interconnessione, stima potenza dissipata dai componenti critici, potenza totale dissipata dal modulo	T0+24wks	T0+28wks
1	3	10	Progettazione box EU		DWG; file .stp; file pdf3d		T0+8wks	T0+12wks
1	3	11	Supporto allo sviluppo finale design elettronico	Riunioni di avanzamento	DWG; file .stp; file pdf3d	Eventuale aggiornamento layout, punti fissaggio e posizione connettori e componenti critici in fase di sbroglio	T0+20wks	T0+30wks
1	3	12	Analisi strutturale di dettaglio schede con emissione report in lingua inglese	Attività di derisking in conformità alla normativa ISO 9100 con valutazione della vita a fatica dei componenti elettronici sottoposti agli spettri di vibrazione specificati	report .pdf	Piazzamento definitivo componenti di scheda, datasheet componenti, file gerber, potenza dissipata dai singoli componenti, potenza totale dissipata dal modulo		
1	3	13	Analisi termica di dettaglio con emissione report in lingua inglese	Attività di derisking in conformità alla normativa ISO 9100 con valutazione della temperatura di giunzione dei componenti elettronici e definizione dei materiali di interfaccia termica	report .pdf	Datasheet componenti, layout di scheda e materiali impiegati. Disegno di piazzamento dei componenti		
1	3	14	Sviluppo progetto esecutivo modulo	Documentazione costruttiva, documentazione di integrazione meccanica, liste parti, anagrafica del prodotto	DWG; pdf, file step, xls, pdf 3d di modulo			

1	4	-	Analisi strutturale di assieme P/L Zirè	Attività di derisking in conformità alla normativa ISO 9100 con valutazione eventuale della vita a fatica dei componenti elettronici(EU e FEU) sottoposti agli spettri di vibrazione specificati	report .pdf, livelli raggiunti dai sottosistemi		T0+6wks	T0+10wks
1	5	-	Analisi Termica di assieme P/L Zirè	Attività di derisking in conformità alla normativa ISO 9100 con delle temperature raggiunte alle interfacce termiche	report .pdf, livelli raggiunti dai sottosistemi		T0+6wks	T0+10wks
1	6	-	Sviluppo Documentazione Costruttiva Particolari P/L Zirè SM (DU+EU+EH) comprensiva di lista parti	Documentazione costruttiva, documentazione di integrazione meccanica, liste parti, anagrafica del prodotto, Disegno dimensionale di unità e di interfaccia;	DWG; pdf, file step, xls, pdf 3d di unità		T0+10wks	T0+12wks
1	7	-	Finalizzazione P/L Zirè in conformità con i vincoli di S/C (CDR)	Analisi risultati test SM, aggiornamento sistema DU e EU, analisi termica e strutturale		Risultati analisi dei test di risposta e di qualifica	T0+20wks	T0+28wks
1	8	-	Sviluppo Documentazione costruttiva e di integrazione P/L Zirè FM (DU+EU+EH) comprensiva di lista parti	Documentazione costruttiva, documentazione di integrazione meccanica, liste parti, anagrafica del prodotto, Disegno dimensionale di unità e di interfaccia;	DWG; pdf, file step, xls, pdf 3d di unità ; report .pdf; livelli raggiunti dai sottosistemi		T0+28wks	T0+36wks

9.5 Servizio di realizzazione e assemblaggio dei SM e EM del P/L Zirè

Tabella 10: Organizzazione dei WP per le attività di Manufacturing & Assembly di SM e EM

NODO	WP		Titolo	Descrizione	Deliverable	Input/Azioni	Inizio attività	Fine attività
2	1		Manufacturing & Assembly P/L Zirè SM	Realizzazione e assemblaggio SM con materiali dummy	Zirè SM	Conferma delle specifiche tecniche dei materiali dei vari sub-detector	T0+12wks	T0+13wks
2	2		Manufacturing & Assembly DU EM	Realizzazione e assemblaggio EM	DU EM	Conferma delle specifiche tecniche dei materiali dei vari sub-detector, dei sensori e		T0+35wks

						delle connessioni		
2	3		Manufacturing & Assembly DU EM - kit di installazione	Realizzazione e assemblaggio EM	DU EM	Conferma delle specifiche tecniche dei materiali dei vari sub- detector, dei sensori e delle connessioni	T0+24wks	T0+28wks
2	4		Manufacturing & Assembly EU+EH EM (PS) – kit di installazione	Realizzazione e assemblaggio EM	EU+EH EM	Conferma delle specifiche tecniche dei segnali, dei trigger, comunicazione con S/C	T0+24wks	T0+28wks
2	5		Manufacturing & Assembly EU+EH EM	Realizzazione e assemblaggio EM	EU+EH EM	Conferma delle specifiche tecniche dei segnali, dei trigger, comunicazione con S/C	T0+30wks	T0+44wks

9.6 Servizio di test di qualifica del P/L Zirè

Tabella 12: Organizzazione dei WP per i test del P/L Zirè

NODO	WP	Titolo	Descrizione	Deliverable	Input/Azioni committente	inizio attività	fine attività
3	1		Supporto, sviluppo e test bench per risposta rivelatore	Progettazione e realizzazione parti per test di risposta del rivelatore	test bench	Descrizione delle facility in cui avranno luogo i test, spazi a disposizione, supporto al dimensionamento dei banchi di prova, supporto ai test	
3	2		Supporto, sviluppo e test bench per qualifica spaziale	Progettazione e realizzazione parti e interfacce per test di qualifica spaziale	test bench, report	Descrizione delle facility in cui avranno luogo i test, spazi a disposizione, supporto al dimensionamento dei banchi di prova, supporto ai test	
3	3		Supporto, sviluppo, test bench e documentazione	test PS	test bench, report	Supporto ai test	T0+28wks T0+52wks
3	4		Supporto, sviluppo, test bench e documentazione	test DAQ	test bench, report	Supporto ai test	T0+28wks T0+52wks
3	5		Supporto, sviluppo e test bench per qualifica EMI&EMC	Progettazione e realizzazione parti e interfacce per test di qualifica elettronica	test bench, report	Supporto ai test	T0+48wks T0+52wks

9.7 Servizio di test di qualifica del sistema di alimentazione e della scheda concentratore del P/L Terzina

Tabella 13: Organizzazione dei WP per i test del P/L Terzina

NODO	WP		Titolo	Descrizione	Deliverable	Input/Azioni committente	inizio attività	fine attività
3ter	1		Supporto, sviluppo e test bench per risposta rivelatore	Progettazione e realizzazione parti per test di risposta del rivelatore	test bench	Descrizione delle facility in cui avranno luogo i test, spazi a disposizione, supporto al dimensionamento dei banchi di prova, supporto ai test		
3ter	2		Supporto, sviluppo, test bench e documentazione	test PS	test bench, report	Supporto ai test	T0+28wks	T0+52wks
3ter	3		Supporto, sviluppo, test bench e documentazione	test funzionalità del concentratore	test bench, report	Supporto ai test	T0+28wks	T0+52wks
3ter	4		Supporto, sviluppo e test bench per qualifica EMI&EMC	Progettazione e realizzazione parti e interfacce per test di qualifica elettronica	test bench, report	Supporto ai test	T0+48wks	T0+52wks

9.8 Servizio di integrazione del FM del P/L Zirè

Tabella 14: Organizzazione dei WP per l'integrazione del FM

NODO	WP		Titolo	Descrizione	Deliverable	Input/Azioni committente	inizio attività	fine attività
4	1		Manufacturing & Assembly P/L Zirè FM	Realizzazione e assemblaggio FM	DU EM	Conferma delle specifiche tecniche dei materiali dei vari sub-detector, dei sensori e delle connessioni	T0+36wks	T0+52wks
4	2		Manufacturing & Assembly P/L Zirè FM	Realizzazione e assemblaggio FM	Flight Model	Conferma delle specifiche tecniche dei materiali dei vari sub-detector, dei sensori e delle connessioni, supporto all'integrazione		T0+42
4	3		Integrazione Meccanica	Integrazione all'interno del tray	Tray integrato	Supporto all'integrazione		T0+52
4	4		Integrazione Elettronica	Integrazione all'interno del tray	Tray integrato	Supporto all'integrazione		T0+52

9.9 Servizio di integrazione del sistema di alimentazione e della scheda concentratore nel P/L Terzina

Tabella 15: Organizzazione dei WP per l'integrazione del FM

NODO	WP		Titolo	Descrizione	Deliverable	Input/Azioni	Inizio attività	Fine attività
4ter	4		Integrazione Elettronica	Integrazione all'interno del tray	Tray integrato	Supporto all'integrazione		T0+52wks